

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-066868

(43)Date of publication of application : 05.03.2003

(51)Int.CI.

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/14

(21)Application number : 2001-254300

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 24.08.2001

(72)Inventor : TAKAHARA HIROSHI

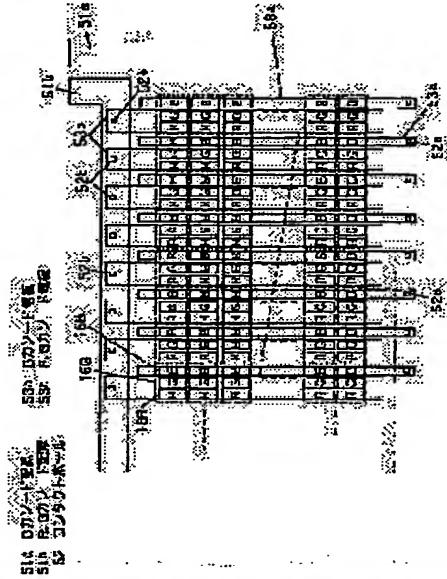
ADACHI KATSUMI

(54) DISPLAY PANEL AND INFORMATION DISPLAY DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that an off-leak current is generated between source-drain voltages (SD voltage) of transistors for respective colors and a kink phenomenon occurs.

SOLUTION: A cathode electrode 53a is vapor-deposited by using a metal mask where organic ELs are painted discriminately by the colors and at the same time, a connection is made through a contact hole 52a. An electric connection with a B-cathode wire 51a can be made through the contact hole 52a. A cathode electrode 53b is also vapor-deposited as well, and at the same time, a connection is made through a contact hole 52b. An electric connection with an RG cathode wire 51b can be made through the contact hole 52b.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-066868

(43)Date of publication of application : 05.03.2003

(51)Int.CI.

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/14

(21)Application number : 2001-254300

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 24.08.2001

(72)Inventor : TAKAHARA HIROSHI

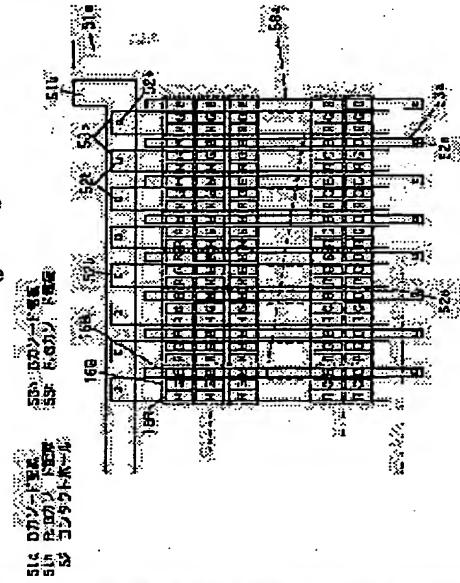
ADACHI KATSUMI

(54) DISPLAY PANEL AND INFORMATION DISPLAY DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that an off-leak current is generated between source-drain voltages (SD voltage) of transistors for respective colors and a kink phenomenon occurs.

SOLUTION: A cathode electrode 53a is vapor-deposited by using a metal mask where organic ELs are painted discriminately by the colors and at the same time, a connection is made through a contact hole 52a. An electric connection with a B-cathode wire 51a can be made through the contact hole 52a. A cathode electrode 53b is also vapor-deposited as well, and at the same time, a connection is made through a contact hole 52b. An electric connection with an RG cathode wire 51b can be made through the contact hole 52b.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] EL display panel characterized by providing the thin film pattern which consists of the thin film transistor connected to the pixel electrode, the transparent electrode, and said pixel electrode of a reflective mold, EL film formed between said pixel electrodes and said transparent electrodes, and a metal thin film by which was located in said pixel inter-electrode and the laminating was carried out to said transparent electrode.

[Claim 2] The pixel which has the EL element arranged in the shape of a matrix, and the gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element is provided. Two or more inverter circuits are formed at a serial between the output of the shift register of said gate driver, and said gate signal line. Set channel width of P channels of said inverter circuit to W, and channel length is set to L. When the number of stages of an inverter is set to n, the relation of $25 \leq (Wn-1/Ln-1)/(Wn/Ln) \leq 0.75$ is filled. One pixel The drive thin film transistor which controls at least the current passed on EL film, The 1st switching thin film transistor which constitutes the path which passes the current outputted from the driver to said drive thin film transistor, EL display panel characterized by consisting of the 2nd switching thin film transistor which constitutes the path which passes the current from said drive thin film transistor on said EL film.

[Claim 3] Provide the array substrate with which the EL element was formed in the shape of a matrix, and a closure substrate, the 1st irregularity is formed in the periphery section of the viewing area of said array substrate, and it sets to said closure substrate. EL display panel which the 2nd irregularity is formed in the location corresponding to said 1st irregularity, and the period of said 1st irregularity and said 2nd irregularity carries out abbreviation coincidence, and is characterized by arranging seal resin between said 1st irregularity and said 2nd irregularity.

[Claim 4] EL display panel which possesses the array substrate with which the 1st EL element which emits light by the 1st color, and the 2nd EL element which emits light by the 2nd color were formed in the shape of a matrix, and is characterized by being constituted by the cathode electrode of said 1st EL element, and the cathode electrode of said 2nd EL element so that a different electrical potential difference can be impressed.

[Claim 5] The pixel which has the EL element arranged in the shape of a matrix, and the gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element is provided. Said gate driver is an EL display panel characterized by being formed in the formation process and coincidence of a thin film transistor component which constitute said pixel, forming EL film on said gate driver, and forming the cathode electrode on said EL film.

[Claim 6] One pixel is an EL display panel given in either of claim 1 to claims 5 characterized by to consist of a drive thin film transistor which controls at least the current passed on EL film, the 1st switching thin film transistor which constitutes the path which passes the current outputted from the driver to said drive thin film transistor, and the 2nd switching thin film transistor which constitutes the path which passes the current from said drive thin film transistor on said EL film.

[Claim 7] The cathode electrode or anode electrode of an EL element is EL display panel given in either of claim 1 to claims 5 characterized by carrying out surface roughening of the front face.

[Claim 8] The pixel which has the EL element arranged in the shape of a matrix, and the gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element, A power-source generating circuit and the control circuit which has an image memory are provided. It is the information display which said gate driver is formed in the formation process and coincidence of a thin film transistor component which constitute said pixel, and said power-source generating circuit outputs the control signal of said gate driver, and is characterized by impressing a video signal to said source driver from said control circuit.

[Claim 9] The pixel which has the EL element arranged in the shape of a matrix, and the gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element, A power-source generating circuit and the control circuit which has an image memory are provided. Said gate driver is formed in the formation process and coincidence of a thin film transistor component which constitute said pixel. The signal which said control circuit generated the control signal of said gate driver, and said control circuit generated is an information display characterized by being impressed by said gate driver after carrying out a level shift by said source driver.

[Claim 10] The information display characterized by providing EL display panel of a publication, a down converter, an up converter, an earphone, and a loudspeaker in either of claim 1 to claims 7.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to information displays, such as a cellular phone using EL display panels which display an image mainly with spontaneous light, and these EL display panels.

[0002]

[Description of the Prior Art] Many liquid crystal display panels to a portable equipment etc., are adopted from the advantage of a low power with the thin shape, and are widely used for devices, such as a word processor, and a personal computer, television, the viewfinder of a video camera, a monitor, etc.

[0003]

[Problem(s) to be Solved by the Invention] However, since a liquid crystal display panel is not a spontaneous light device, it has the trouble that it cannot be displayed that an image does not use a back light. Since predetermined thickness was required in order to constitute the back light, the thickness of a display module could not but become large. Moreover, in order for a liquid crystal display panel to perform color display, it is necessary to use a color filter. Therefore, there was a trouble that

efficiency for light utilization became low.

[0004]

[Means for Solving the Problem] In order to solve this technical problem, this invention is located in the thin film transistor connected to the pixel electrode, the transparent electrode, and said pixel electrode of a reflective mold at EL display panel, EL film formed between said pixel electrodes and said transparent electrodes, and said pixel inter-electrode, and possesses the thin film pattern which consists of a metal thin film by which the laminating was carried out to said transparent electrode.

[0005] Moreover, the pixel in which this invention has [2nd] the EL element arranged in the shape of a matrix at EL display panel, The gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element is provided. Two or more inverter circuits are formed at a serial between the output of the shift register of said gate driver, and said gate signal line. Set channel width of P channels of said inverter circuit to W, and channel length is set to L. When the number of stages of an inverter is set to n, the relation of $25 \leq (W_{n-1}/L_{n-1})/(W_n/L_n) \leq 0.75$ is filled. One pixel The drive thin film transistor which controls at least the current passed on EL film, It consists of the 1st switching thin film transistor which constitutes the path which passes the current outputted from the driver to said drive thin film transistor, and the 2nd switching thin film transistor which constitutes the path which passes the current from said drive thin film transistor on said EL film.

[0006] Moreover, to EL display panel, an EL element possesses the formed array substrate and a closure substrate in the shape of a matrix, the 1st irregularity is formed in the periphery section of the viewing area of said array substrate, and the 3rd this invention is set at said closure substrate. The 2nd irregularity is formed in the location corresponding to said 1st irregularity, the period of said 1st irregularity and said 2nd irregularity carries out abbreviation coincidence, and seal resin is arranged between said 1st irregularity and said 2nd irregularity.

[0007] Moreover, the 4th this invention possesses the array substrate with which the 1st EL element which emits light by the 1st color to EL display panel, and the 2nd EL element which emits light by the 2nd color were formed in the shape of a matrix, and it is constituted by the cathode electrode of said 1st EL element, and the cathode electrode of said 2nd EL element so that a different electrical potential difference can be impressed.

[0008] Moreover, the pixel in which this invention has [5th] the EL element arranged in the shape of a matrix at EL display panel, The gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element is provided. Said gate driver is formed in the formation process and coincidence of a thin film transistor component which constitute said pixel, EL film is formed on said gate driver, and the cathode electrode is formed on said EL film.

[0009] Moreover, it consists of a drive thin film transistor which controls the current which passes [6th] this invention to EL display panel, and passes one pixel on EL film at least, the 1st switching thin film transistor which constitutes the path which passes the current outputted from the driver to said drive thin film transistor, and the 2nd switching thin film transistor which constitutes the path which passes the current from said drive thin film transistor on said EL film.

[0010] Moreover, the pixel in which this invention has [7th] the EL element arranged in the shape of a matrix at the information display, The gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element, A power-source generating circuit and the control circuit which has an image memory are provided. Said gate driver is formed in the formation process and coincidence of a thin film transistor component which constitute said pixel, said power-source generating circuit outputs the control signal of said gate driver, and a video signal is impressed to said source driver from said control circuit.

[0011] Moreover, the pixel in which this invention has [8th] the EL element arranged in the shape of a

matrix at the information display, The gate driver connected to the gate signal line of the thin film transistor of said EL element, The source driver which outputs the current which programs the current passed to said EL element, A power-source generating circuit and the control circuit which has an image memory are provided. Said gate driver is formed in the formation process and coincidence of a thin film transistor component which constitute said pixel. After carrying out the level shift of the signal which said control circuit generated the control signal of said gate driver, and said control circuit generated by said source driver, it is impressed to said gate driver.

[0012] Moreover, this invention possesses [9th] EL display panel, the down converter, the up converter, the earphone, and the loudspeaker in the information display.

[0013]

[Embodiment of the Invention] In order that each drawing may make a plot easy easily [understanding] in this specification, there are an abbreviation and a part which carried out enlarging or contracting. For example, with the sectional view of the display panel of drawing 3 , the closure film 73 grade is illustrated sufficiently thickly. Moreover, in drawing 5 , the thin film transistor (TFT) which impresses a signal to a pixel electrode is omitted. Moreover, adding timely is desirable although the phase film for phase compensation etc. is omitted in the display panel of this invention. The above thing is the same also to other drawings.

[0014] Moreover, the part which attached the same number or the notation has the same ingredient, a function, or actuation.

[0015] In addition, especially the contents explained with each drawing etc. are combinable with other examples, even if there is no notice. For example, a touch panel etc. can be added to the display panel of drawing 5 , and it can consider as an information display. Moreover, a magnifying lens can be attached and viewfinders, such as a video camera, can also be constituted. Moreover, it cannot be overemphasized that it is not limited to this although this invention mainly explains the active-matrix mold display panel with which TFT was formed in each pixel, and it can be applied also to a simple matrix type. Thus, it can combine mutually and the matter explained with the specification and the drawing, contents, and especially a specification can be made to apply, even if not illustrated.

[0016] (Gestalt 1 of operation) It is current and a low power, and is high display quality, and the organic electroluminescence display panel constituted by arranging two or more organic electroluminescence (EL) components in the shape of a matrix as a display panel in which thin-shape-izing is still more possible attracts attention.

[0017] As an organic electroluminescence display panel is shown in drawing 2 , the laminating of at least one-layer organic electroluminescence layer 47 which consists of an electronic transportation layer, a luminous layer, an electron hole transportation layer, etc. on the array substrate 49 with which the transparent electrode 48 as a pixel electrode was formed, and the reflective film 46 (metal electrode) is carried out. The organic electroluminescence layer 47 emits light by applying the electrical potential difference of minus on plus and the reflective film 46 (cathode (cathode)) to a transparent electrode 48 (anode plate (anode)), and making a direct current impress among both.

[0018] Thus, EL display panel can be equal to practical use by using the organic compound which can expect a good luminescence property for an organic electroluminescence layer.

[0019] In addition, the thing in which the optical interference film which becomes an ITO electrode from dielectric multilayers was formed is sufficient as a cathode electrode or the reflective film. With dielectric multilayers, it is called what carried out multilayer formation of the dielectric film of a low refractive index, and the dielectric film of a high refractive index by turns, i.e., a dielectric mirror. These dielectric multilayers have the function (screen effect) which makes good the color tone of the light emitted from organic electroluminescence structure.

[0020] It is desirable to use for the reflective film 46 (metal electrode) the thing which has small work functions, such as aluminum, magnesium, an indium, copper, or each alloy, especially an aluminum-Li alloy.

[0021] Moreover, a conductive ingredient or gold with a large work function, such as ITO (tin dope indium oxide), etc. can be used for a transparent electrode 48. In addition, when gold is used as an electrode material, an electrode will be in a translucent condition.

[0022] In addition, in case a thin film is vapor-deposited to the pixel electrode 46 etc., it is good to form the organic electroluminescence film in an argon ambient atmosphere. Moreover, when 20–50nm of carbon film is formed on ITO as a pixel electrode 46, the stability of an interface improves and luminescence brightness and luminous efficiency will also become good.

[0023] (Gestalt 2 of operation) Hereafter, in order to make easy an understanding of EL display-panel structure of this invention, the manufacture approach of the organic electroluminescence display panel of this invention is explained first.

[0024] In order to improve heat dissipation nature, the array substrate 49 may be formed with sapphire glass.

[0025] Or a good thermally conductive thin film or a thermally conductive good thick film may be formed.

For example, using the substrate in which the diamond thin film was formed is illustrated. Of course, a quartz-glass substrate and a soda glass substrate may be used. In addition, the metal plate which consists of ceramic substrates, copper, etc., such as an alumina, may be used, or what coated

[spreading / vacuum evaporation or] the metal membrane may be used for an insulator layer. Since outgoing radiation of the light is carried out from the direction of a front face of a substrate as a substrate ingredient when using a pixel electrode as a reflective mold, nontransparent ingredients, such as stainless steel besides the transparency of glass, a quartz, resin, etc. thru/or a translucent ingredient, can also be used. This configuration is illustrated to drawing 3. In drawing 3, the cathode electrode is formed with the transparent electrodes 72, such as ITO.

[0026] Moreover, a plastic plate may be used for an array substrate. A plastic plate cannot break easily, and since it is lightweight, it is the optimal as a substrate for display panels of a cellular phone. As for a plastic plate, it is desirable to stick an auxiliary substrate on one field of the base substrate used as a core material with adhesives, and to use as a laminated circuit board. Of course, these substrates may not be limited to a plate and a with a 0.05mm or more 0.3mm or less thickness film is sufficient as them.

[0027] As an ingredient of a base substrate, it is desirable to use alicyclic polyolefin resin. ARTON (single plate with a thickness of 200 micrometers) by Japan Synthetic Rubber Co., Ltd. is illustrated as such alicyclic polyolefin resin. The auxiliary substrate (or a film or film) which consists of polyester resin, polyethylene resin, or polyether sulphone resin etc. with which the rebound ace court-layer which has thermal resistance, solvent resistance, or a moisture permeability-proof function in one field of a base substrate, and the gas barrier layer with an infiltrative-proof function were formed is arranged.

[0028] The thin film transistor (TFT) as two or more switching elements or current controlling elements is formed in 1 pixel. TFT to form may be TFT of the same class, and like TFT of a P channel mold and N channel mold, although you may be TFT of a different class, a switching thin film transistor and the thin film transistor for a drive of the thing of like-pole nature are desirably desirable. Moreover, the structure of TFT is not limited to TFT of a planar mold, and may also depend that in which a stagger mold or a reverse stagger mold may be used, and the impurity range (the source, drain) was formed using the self aryne method on a non-self aryne method.

[0029] On the array substrate, ITO used as a hole impregnation electrode (pixel electrode), one or more sorts of organic layers, and an electron injection electrode have EL structure by which the laminating was carried out one by one, and, as for EL display device of this invention, TFT is prepared at said array substrate.

[0030] In order to manufacture EL display device of this invention, the array of TFT is first formed on a substrate at a desired configuration. And by the spatter, membranes are formed and patterning of the ITO which is a transparent electrode as a pixel electrode on the smoothing film is carried out. Then, the laminating of an organic electroluminescence layer, the electron injection electrode, etc. is carried out.

[0031] What is necessary is just to use the usual polycrystalline silicon TFT as TFT. TFT is prepared in

the edge of each pixel of EL structure, and the magnitude is about 10–30 micrometers. In addition, the magnitude of a pixel is about 20micrometerx20micrometer–300micrometerx300micrometer.

[0032] The wiring electrode of TFT is prepared on an array substrate. There is a function for a wiring electrode to have low resistance, to connect a hole impregnation electrode electrically moreover, and to hold down resistance low, and generally, that wiring electrode is not restricted to this ingredient in this invention, although the thing containing any one sort of aluminum, aluminum and transition metals (however, Ti is removed), Ti, or the titanium nitride (TiN) or two sorts or more is used. What is necessary is just to usually set it to about 100–1000nm as thickness of the whole which combined the hole impregnation electrode and the wiring electrode of TFT used as the substrate of EL structure, although there is especially no limit.

[0033] An insulating layer is prepared between the wiring electrode of TFT, and the organic layer of EL structure. Although it may be any as long as the paint film of resin system ingredients, such as what formed inorganic system ingredients, such as silicon oxide of SiO₂ grade and silicon nitride; with a spatter or vacuum deposition, a silicon oxide layer which formed by SOG (spin-on glass), a photoresist, polyimide, and acrylic resin, etc. has insulation, in this, polyimide of an insulating layer is desirable. Moreover, an insulating layer also plays the role of the anticorrosion and the waterproof film which protects a wiring electrode from moisture or corrosion.

[0034] The luminescence peak of EL structure may be two or more. For example, the green and the blue light-emitting part in EL display device of this invention are obtained with the combination of EL structure of bluish green color luminescence, and a green transparency layer or a blue transparency layer. A red light-emitting part can be obtained by the fluorescence conversion layer which changes bluish green luminescence of EL structure of bluish green color luminescence, and this EL structure into the wavelength near red.

[0035] Next, EL structure which constitutes EL display device of this invention is explained. EL structure of this invention has the electron injection electrode which is a transparent electrode, one or more sorts of organic layers, and a hole impregnation electrode. An organic layer has at least one-layer hole transportation layer and a luminous layer, respectively, for example, has an electron injection transportation layer, a luminous layer, an electron hole transportation layer, and a hole-injection layer one by one. Or there may not be a hole transportation layer. The organic layer of EL structure of this invention can be considered as various configurations, and an electron injection transportation layer may be omitted, it may consider as a luminous layer and one, or it may mix a hole-injection transportation layer and a luminous layer.

[0036] A hole impregnation electrode has especially desirable ITOIZO, although ITO (tin dope indium oxide), IZO (zinc dope indium oxide), ZnO, SnO₂, and In₂O₃ grade are mentioned as an example since it is the structure which takes out the light which emitted light from the hole impregnation electrode side. As for the thickness of a hole impregnation electrode, it is [that what is necessary is just to have the thickness more than / which can perform hole impregnation enough / fixed] desirable to usually be referred to as about 10–500nm. Moreover, although it is required for driver voltage to be low in order that a hole impregnation electrode may raise the dependability of a component, ITO of 10–30ohms / ** (50–300nm of thickness) is mentioned as a desirable thing. When actually using it, the cross protection by reflection by hole impregnation electrode interfaces, such as ITO, should just set up the thickness and the optical constant of an electrode so that optical ejection effectiveness and color purity may fully be filled. Although this hole impregnation electrode can be formed with vacuum deposition etc., being formed of a spatter is desirable. As sputtering gas, there is especially nothing that is limited and it should just use inert gas, such as Ar, helium, Ne, Kr, and Xe, or these mixed gas.

[0037] An electron injection electrode consists of ingredients using the small metal, compound, or alloy of the work function [spatter] preferably formed with vacuum deposition. For example, in order to raise metallic element simple substances, such as K, Li, Na, Mg, La, Ce, calcium, Sr, Ba, aluminum, Ag, In, Sn, Zn, and Zr, or stability, it is desirable to use the alloy system of two components containing them or

three components. As an alloy system, Ag-Mg (Ag:1 – 20at%), aluminum-Li (Li:0.3 – 14at%), In-Mg (Mg:50 – 80at%), aluminum-calcium (calcium:5 – 20at%), etc. are desirable, for example. What is necessary is just to set preferably 0.1nm or more of thickness of an electron injection electrode thin film to 1nm or more that what is necessary is just to consider as the thickness more than [which can perform electron injection enough] fixed. Moreover, although there is especially no limit in the upper limit, thickness is just usually about 100–500nm.

[0038] A hole-injection layer has the function which makes easy impregnation of the electron hole from a hole impregnation electrode, and an electron hole transportation layer has the function which bars the function and electron which convey an electron hole, and is also called a charge impregnation layer and a charge transportation layer.

[0039] An electron injection transportation layer is prepared when the electron injection transportation function of the compound used for a luminous layer is not so high, and it has the function which bars the function which makes easy impregnation of the electron from an electron injection electrode, the function to convey an electron, and an electron hole.

[0040] These hole-injection layers, an electron hole transportation layer, and an electron injection transportation layer increase and close the electron hole and electron which are poured in to a luminous layer, make a recombination field optimize, and improve luminous efficiency. In addition, an electron injection transportation layer may be separately prepared in a layer with an impregnation function, and a layer with a transportation function.

[0041] Although the thickness of a luminous layer, the thickness which combined the hole-injection layer and the electron hole transportation layer, and especially the thickness of an electron injection transportation layer are not limited but it changes also with formation approaches, it is desirable to usually be referred to as about 5–100nm.

[0042] What is necessary is just to make them into comparable as the thickness of a luminous layer or 1 / about 10 to 10 times, although the thickness of a hole-injection layer and an electron hole transportation layer and the thickness of an electron injection transportation layer are based on the design of recombination / luminescence field. Moreover, as for an impregnation layer, it is [each thickness in the case of dividing the thickness of a hole-injection layer and an electron hole transportation layer, and an electron injection layer and an electronic transportation layer] desirable to set 1nm or more and a transportation layer to 20nm or more. The upper limit of the thickness of the impregnation layer at this time and a transportation layer is usually about 100nm in an impregnation layer in about 100nm and a transportation layer. It is also the same as when preparing two layers of impregnation transportation layers about such thickness.

[0043] Moreover, by controlling thickness, taking into consideration the carrier mobility and the carrier consistency (decided by ionization potential and the electron affinity) of the luminous layer and electron injection transportation layer to combine, or a hole-injection transportation layer, it is possible to design a recombination field and a luminescence field freely, and design of the luminescent color, control of the luminescence brightness and emission spectrum by the cross protection of two electrodes, and control of the spatial distribution of luminescence are enabled.

[0044] The luminous layer of the EL element of this invention is made to contain the fluorescence matter which is the compound which has a luminescence function. Bluish green color luminescent material which is indicated by metal complex coloring matter, such as tris (8-quinolinolato) aluminum (Alq₃) which is indicated by JP,63-264692,A etc., JP,6-110569,A (phenyl anthracene derivative), JP,6-114456,A (tetra-aryl ethene derivative), JP,6-100857,A, JP,2-247278,A, etc. as this fluorescence matter, for example is mentioned.

[0045] Moreover, the various organic compounds indicated by JP,63-295695,A, JP,2-191694,A, JP,3-792,A, JP,5-234681,A, JP,5-239455,A, JP,5-299174,A, JP,7-126225,A, JP,7-126226,A, JP,8-100172,A, and EP0650955A1 grade can be used for a hole-injection layer and an electron hole transportation layer.

[0046] moreover, the above — it is desirable to use a vacuum deposition method for formation of the

hole-injection transportation layer of these, a luminous layer, and an electron injection transportation layer, since a homogeneous thin film can be formed.

[0047] (Gestalt 3 of operation) It explains hereafter in more detail about the manufacture approach of EL display panel of this invention, and structure. As explained also in advance, TFT11 which drives a pixel to the array substrate 49 is formed first. One pixel consists of four pieces or five TFT(s). Moreover, the current program of the pixel is carried out and the programmed current is supplied to an EL element. Pixel configurations, such as this combination of TFT11, are explained later. Next, the pixel electrode (transparent electrode) as a hole-injection electrode is formed in TFT11. A transparent electrode 48 is patternized with photolithography.

[0048] After the substrate processing after photolithography exfoliates by being immersed in commercial resist exfoliation liquid (mixed solution of dimethyl sulfoxide and n methyl 2 pyrrolidone), it carries out a rinse with an acetone, is further immersed for 1 minute into a fuming nitric acid, and removes a resist completely. It is good to perform mechanical grinding washing with a nylon brush, fully performing washing on the front face of ITO which is a transparent electrode 48 to front flesh-side both sides of a substrate, and fully supplying 0.238% water solution of tetramethylammonium hydroxide. Then, it fully rinses with pure water and spin desiccation is performed. Moreover, before vacuum evaporationo of an organic thin film EL element, in a commercial plasma reactor (the Yamato science incorporated company make, PR41 mold), after performing oxygen plasma treatment for 1 minute on condition that oxygen flow rate 20sccm, pressure 0.2Torr (26.6Pa), and RF output 300W, it is good to arrange in EL vacuum evaporationo tub.

[0049] However, if the oxygen plasma and O₂ Usher are used at the time of washing, ashing also of the smoothing film 71 of the periphery of a transparent electrode 48 will be carried out to coincidence, and the periphery of a transparent electrode 48 will be scooped out. In order to solve this technical problem, in this invention, the edge protective coat 81 which becomes transparent electrode 48 periphery from acrylic resin as drawing 4 shows is formed. The ingredient same as a component of the edge protective coat 81 as organic materials which constitute the smoothing film 71, such as acrylic resin and polyimide resin, is illustrated, in addition inorganic materials, such as SiO₂ and SiNx, and aluminum2O₃ grade are also illustrated.

[0050] The edge protective coat 81 is formed so that after patterning of a transparent electrode 48 and between a transparent electrode 48 may be filled. Of course, it cannot be overemphasized that it is good also as a bank (spacer with which it is made for a metal mask not to touch a transparent electrode 48 directly) of the metal mask at the time of forming this edge protective coat 81 in 2-micrometer or more height of 4 micrometers or less, and distinguishing an organic electroluminescence ingredient by different color with.

[0051] A vacuum evaporation system uses the equipment which converted commercial high vacuum vacuum evaporationo equipment (the Japan vacuum-technology incorporated company make, EBV-6DA mold). A main exhauster is the turbo molecular pump (the Osaka vacuum incorporated company make, TC1500) of 1500l. of exhaust velocity, and min, a ultimate vacuum is below abbreviation 1x10e-6Torr (133.322x10e-6Pa), and all vacuum evaporationo is performed in the range of 2 – 3x10e-6Torr (266.6 to 399.9x10 to 6 Pa). Moreover, all vacuum evaporationo is good to carry out by connecting DC power supply (Kikusui electronic incorporated company make, PAK10-70A) to the resistance heating type vacuum evaporationo boat made from a tungsten.

[0052] Thus, on the array substrate arranged in a vacuum layer, 20–50nm of carbon film is formed. Next, a 4-(N and N-screw (p-methylphenyl) amino)-alpha-phenyl stilbene is formed in about 5nm of thickness with the evaporation rate of 0.3 nm/s as a hole-injection layer.

[0053] As an electron hole transportation layer, vapor codeposition of N, N'-screw (4'-diphenylamino-4-biphenylyl)-N, an N'-diphenyl benzidine (the Hodogaya chemistry incorporated company make), and the 4-N and N-diphenylamino-alpha-phenyl stilbene is carried out with the evaporation rate of 0.3nm /and 0.01 nm/s s, respectively, and they are formed in about 80nm of thickness.

[0054] tris (8-quinolinolato) aluminum (said — Renhua — study incorporated company make) is formed in about 40nm of thickness with the evaporation rate of 0.3 nm/s as a luminous layer (electronic transportation layer).

[0055] Next, as an electron injection electrode, only Li was formed in about 1nm of thickness with the evaporation rate of about 0.1 nm/s at low temperature from the AlLi alloy (high grade chemistry incorporated company make, aluminum/Li weight ratios 99/1), and from the condition in which the temperature up of the AlLi alloy was further carried out continuously, and Li was all out, only aluminum was formed in about 100nm of thickness with the evaporation rate of about 1.5 nm/s, and it considered as the electron injection electrode of a laminating mold.

[0056] Thus, after the created organic thin film EL element leaked the inside of a vacuum evaporation tub with desiccation nitrogen, under desiccation nitrogen-gas-atmosphere mind, it stuck the Corning 7059 glass closure free wheel plate 41 by the sealing compound 45 (the product made from Anelva, Inc., trade name super back seal 953-7000), and was taken as the display panel. In addition, a drying agent 55 is arranged in the space of the closure free wheel plate 41 and the array substrate 49. Since the organic electroluminescence film is weak to humidity, this absorbed the moisture which permeates a sealing compound 45 with a drying agent 55, and has prevented degradation of the organic electroluminescence film 47.

[0057] In order to control osmosis of the moisture from a sealing compound 45, it is a good cure to lengthen the path (pass) from the outside. For this reason, the detailed crevice 43 and heights 44 are formed in the periphery of a viewing area in the display panel of this invention. The heights 44 formed in the periphery of the array substrate 49 are formed in a duplex at least. It is desirable to form spacing (formation pitch) of a convex and a convex in 100 micrometers or more 500 micrometers or less, and to form the height of a convex in 30 micrometers or more 300 micrometers or less. These heights are formed with the La Stampa technique.

[0058] On the other hand, a crevice 43 is formed also in the closure free wheel plate 41. The formation pitch of a crevice 43 is made the same as that of the formation pitch of heights 44. By doing in this way, since heights 44 get into a crevice 43 exactly, the location gap with the closure free wheel plate 41 and the array substrate 49 does not occur at the time of manufacture of a display panel. A sealing compound 45 is arranged between a crevice 43 and heights 44. A sealing compound 45 prevents permeation of the moisture from the outside while pasting up the closure free wheel plate 41 and the array substrate 49.

[0059] It is desirable to use what consists of resin acrylic in UV (ultraviolet rays) hardening mold as a sealing compound 45. Moreover, as for acrylic resin, it is desirable to use what has a fluorine radical. In addition, the adhesives or the binder of an epoxy system may be used. As for the refractive index of adhesives or a binder, it is desirable to use or more 1.47 1.54 or less thing. As for especially seal adhesives, it is desirable to add impalpable powder, such as impalpable powder of titanium oxide and silicon oxide, at 95% or less of a rate 65% or more by the weight ratio, and to make the particle diameter of this impalpable powder into 20-micrometer or more average diameter of 100 micrometers or less. This is because the effectiveness which controls penetration of the humidity from the forge-fire outside where the weight ratio of impalpable powder increases becomes high. However, if many [too], air bubbles etc. will tend to enter, space will become large on the contrary, and the seal effectiveness will fall.

[0060] 0.04g or more per die length of 10mm of seal 0.2g or less, if it can do, as for the weight of a drying agent, it is desirable to be referred to as 0.06g or more 0.15g or less. This is for the moisture prevention effectiveness to fade, if there are too few amounts of a drying agent, and for an organic electroluminescence layer to deteriorate immediately. Conversely, if many [too], in case a drying agent will carry out a seal, it cannot become a failure, and a good seal cannot be performed.

[0061] Although it is the configuration closed using the free wheel plate 41 of glass in drawing 2, you may be the closure using a film like drawing 3. For example, using for the film of an electrolytic

capacitor what vapor-deposited DLC (diamond-like carbon) as a closure film is illustrated. Moisture permeability is very bad (moisture proof) one, and this film has it as closure film 73. [usable] Moreover, the configuration which vapor-deposits the DLC film directly on the front face of a transparent electrode 72 is also possible.

[0062] It is reflected by the reflective film 46, and the one half of the light generated from the organic electroluminescence layer 47 penetrates the array substrate 49, and outgoing radiation is carried out. However, since outdoor daylight is reflected, a reflect lump occurs, and the reflective film 46 reduces display contrast. For this cure, lambda/4 plate 50 and the polarizing plate 54 are arranged to the array substrate 49. In addition, when a pixel is a reflector, outgoing radiation of the light generated from the organic electroluminescence layer 47 is carried out to above. Therefore, lambda/4 plate 50 and a polarizing plate 54 must be arranged at an optical outgoing radiation side. In addition, the reflective mold pixel consists of aluminum, chromium, silver, etc. in the transparent electrode 48. Moreover, an interface with an organic electroluminescence layer becomes large by preparing heights (or concave heights) in the front face of a transparent electrode 48, luminescence area becomes large, and luminous efficiency improves.

[0063] Between the array substrate 49 and a polarizing plate (polarization film) 54, one sheet or two or more phase films (a phase plate, a phase rotation means, a phase contrast plate, phase contrast film) are arranged. It is desirable to use a polycarbonate as a phase film. This phase film generates phase contrast for incident light to outgoing radiation light, and is contributed to performing light modulation efficiently.

[0064] In addition, an organic resin plate or organic resin films, such as polyester resin, PVA resin, polysulphone resin, vinylchloride resin, ZEONEKKUSU resin, acrylic resin, and polystyrene resin, etc. may be used as a phase film. In addition, the crystal of Xtal etc. may be used. The phase contrast of one phase plate has desirable 50nm or more thing which will be set to 80nm or more 220nm or less if 350nm or less is made to 1 shaft orientations.

[0065] In addition, the circular polarization of light plate 74 (circular polarization of light film) which unified the phase film and the polarizing plate so that it might illustrate to drawing 3 may be used.

[0066] It is desirable for a color or a pigment to color lambda/4 plate (phase film) 50, and to give the function as a color filter. Since the red (R) purity of especially an organic electroluminescence layer is bad, the fixed wavelength range is cut with lambda/4 colored plate 50, and a color temperature is adjusted. As for a color filter, it is common to be prepared by pigment-content powder type resin as a dyeing filter, and this pigment absorbs the light of a specific wavelength band, and penetrates the light of the wavelength band which was not absorbed.

[0067] As mentioned above, a part or the whole of a phase film may be colored, or a diffusion function may be given to a part or the whole. Moreover, embossing of the front face may be carried out, or an antireflection film may be formed for acid resisting. Moreover, it is desirable to form a light-shielding film or the light absorption film in a part without the part or trouble which is not effective in image display, and to demonstrate the improvement effectiveness in contrast according to antihalation in to tighten the black level of a display image ****. Moreover, a micro lens may be formed the shape of boiled fish paste, and in the shape of a matrix by forming irregularity in the front face of a phase film. The micro lens is arranged so that it may correspond to one pixel electrode or a pixel in three primary colors, respectively.

[0068] Although described also in advance, since phase contrast can be generated in the fixed direction according to rolling or photopolymerization at the time of formation of a color filter, the function of a phase film may be given to a color filter. In addition, phase contrast may be given by carrying out photopolymerization of the smoothing film 71 of drawing 3. Thus, if constituted, it becomes unnecessary not to constitute a phase film or to arrange it out of a substrate, and the configuration of a display panel also becomes simple and can desire low cost-ization. In addition, the above matter is applicable also to a polarizing plate.

[0069] As a main ingredient which constitutes a polarizing plate (polarization film) 54, a TAC film (triacetyl cellulose film) is the optimal. A TAC film is because it has the outstanding optical property, surface smooth nature, and processing suitability. About manufacture of a TAC film, it is optimal to produce with a solution flow casting film production technique.

[0070] The thing of the resin film with which the polarizing plate added iodine etc. to poly vinyl alcohol (PVA) resin is illustrated. Since the polarizing plate of the polarization separation means of a pair performs polarization separation by absorbing the polarization component of a different direction from specific polarization shaft orientations among incident light, its use effectiveness of light is comparatively bad. Then, the reflective polarizer which performs polarization separation may be used by reflecting the polarization component (reflective polarizer: RIFUREKUTIBU polarizer) of a different direction from specific polarization shaft orientations among incident light. Thus, if constituted, the use effectiveness of light will increase with a reflective polarizer, and a display brighter than the above-mentioned example using a polarizing plate will be attained.

[0071] Moreover, as a polarization separation means of this invention, it is also possible besides such a polarizing plate or a reflective polarizer to use what combined the cholesteric-liquid-crystal layer and lambda (1/4) plate, the thing divided into reflective polarization and transparency polarization using Brewster's include angle, the thing using a hologram, a polarization beam splitter (PBS), etc.

[0072] The AIR coat is given to the front face of a polarizing plate 54 although not illustrated in drawing 2. The configuration which forms an AIR coat by dielectric monolayer or multilayers is illustrated. In addition, the resin of a low refractive index of 1.35-1.45 may be applied. For example, the acrylic resin of a fluorine system etc. is illustrated. Or more 1.37 1.42 or less thing has especially a good refractive index.

[0073] Moreover, an AIR coat has 3 lamination or a two-layer configuration. 3 lamination is used in order to prevent reflection in the wavelength band of the large light, and it calls this a multi-coat. A two-layer configuration is used in order to prevent reflection in the wavelength band of the specific light, and it calls this V quart. A multi-coat and V quart are properly used according to the application of a display panel. In addition, an AIR coat may not be limited with the thing beyond a two-layer configuration, and 1 lamination is sufficient as it.

[0074] In the case of a multi-coat, $nd_1=\lambda / 4$ laminatings of $nd_1=\lambda / 2$ and the magnesium fluoride (MgF_2) are carried out for optical thickness $nd=\lambda / 4$, and a zirconium (ZrO_2), and it forms an aluminum oxide (aluminum $2O_3$). Usually, a thin film is formed as a value of $\lambda=520nm$ or near of those. optical in silicon monoxide (SiO) in the case of V quart — $nd_1=\lambda / 4$ laminatings of $nd_1=\lambda / 4$ or yttrium oxide (Y_2O_3), and the magnesium fluoride (MgF_2) are carried out, and thickness $nd_1=\lambda / 4$, and magnesium fluoride (MgF_2) are formed. It is better to use Y_2O_3 ; even if it sees from the stability of the matter, when modulating blue glow, since SiO has an absorption band region in a blue side. Moreover, SiO_2 thin film may be used. Of course, it is good also as an AIR coat using the resin of a low refractive index etc. For example, acrylic resin, such as a fluorine, is illustrated. As for these, it is desirable to use an ultraviolet curing type.

[0075] In addition, in order to prevent that static electricity is charged by the display panel, it is desirable to apply the resin of a hydrophilic property to front faces, such as a display panel. In addition, in order to prevent surface reflection, embossing may be performed on the front face of a polarizing plate 54 etc.

[0076] Moreover, although TFT is connected to a transparent electrode 48, it is not limited to this. A diode method (TFD) besides a thin film transistor (TFT), a varistor, a thyristor, ring diode, and a PLZT component are also possible for an active matrix as a switching element. Moreover, as for TFT, it is desirable to adopt LDD (low doping drain) structure. In addition, all the general component that carry out transistor actuation of switching, such as FET, etc. is meant in TFT. Moreover, the configuration of EL film, panel structure, etc. are applicable also to a simple matrix type display panel. Moreover, on these specifications, although an organic EL device is mentioned as an example and explained as an EL

element, it is not limited to this, and an inorganic EL element can also be applied.

[0077] The active-matrix method used for an organic EL panel must choose the pixel of (1) specification, and must make two conditions that required display information can be given and that a current can be passed to an EL element through (2) one-frame period fulfill. In order to fulfill these two conditions, in the component configuration of the conventional organic electroluminescence shown in drawing 22, the thin film transistor for switching for 1st TFT11a to choose a pixel and 2nd TFT11b are taken as the thin film transistor for a drive for supplying a current to EL element 15. Although TFT11a for switching is required for liquid crystal as compared with the active-matrix method used for liquid crystal here, TFT11b for a drive is required in order to make EL element 15 turn on. As this reason, in the case of liquid crystal, although an ON state can be held by impressing an electrical potential difference, it is because in the case of EL element 15 the lighting condition of a pixel 16 is unmaintainable if it does not continue passing a current.

[0078] Therefore, in order to continue passing a current, making TFT11b for a drive have to turn on in an organic EL panel must be continued. If both the scanning line and the data line are turned on, a charge will be accumulated in a capacitor 19 through TFT11a for switching. In order that this capacitor 19 may continue applying an electrical potential difference to the gate of TFT11b for a drive, even if TFT11a for switching becomes off, a current continues flowing from the current supply source line 20, and a pixel 16 can be turned on over an one-frame period.

[0079] When displaying gradation using this configuration, it is necessary to impress the electrical potential difference according to gradation as gate voltage of TFT11b for a drive. Therefore, dispersion in the ON state current of TFT11b for a drive appears in a display as it is.

[0080] If the ON state current of a transistor is the transistor formed with the single crystal, it is very uniform, but since the formation temperature which can be formed in a cheap glass substrate has dispersion in the threshold in **0.2V–0.5V with the low-temperature polycrystal transistor formed with the low-temperature polish recon technique of 450 or less degrees, dispersion and display nonuniformity occur [the ON state current which flows TFT11b for a drive] corresponding to this. Such nonuniformity generates not only dispersion in threshold voltage but the mobility of TFT and the thickness of gate dielectric film.

[0081] Therefore, in order to obtain a uniform display, it is necessary to control the property of a device by the approach of displaying gradation in analog, strictly; and the spec. of suppressing this dispersion within the predetermined range cannot be filled with it at the present low-temperature polycrystal poly-Si TFT. In order to solve this problem, four transistors are prepared in 1 pixel and how to make dispersion in threshold voltage compensate by the capacitor, and to acquire a uniform current, the method of forming a current regulator circuit for every pixel, and attaining equalization of a current, etc. can be considered.

[0082] However, since the current by which these approaches are programmed is made through EL element 15, when a current path changes, the transistor which controls a drive current to the switching transistor connected to power-source Rhine serves as a source follower, and a drive margin becomes narrow. Therefore, it will have the technical problem that driver voltage becomes high.

[0083] Moreover, it is necessary to use the switching transistor linked to a power source in the field where an impedance is low, and the technical problem that it is influenced by property fluctuation of EL element 15 also has this operating range. when a kink current moreover occurs in the volt ampere characteristic in a saturation region, or when fluctuation of the threshold voltage of a transistor occurs, it will obtain, if the memorized current value is changed, and a technical problem also occurs.

[0084] Even if the transistor which controls the current which flows to EL element 15 does not serve as a source follower configuration to the above-mentioned technical problem and the EL element structure of this invention has a kink current in the transistor, it is the configuration which can also make small fluctuation of the current value which can suppress the effect of a kink current to the minimum, and is memorized.

[0085] The EL element structure of this invention is specifically formed of two or more TFT11 and EL elements which a unit pixel becomes from at least four as shown in drawing 5 (a). In addition, a pixel electrode is constituted so that it may lap with a source signal line. That is, the smoothing film which consists of an insulator layer or an acrylic ingredient is formed on the source signal line 18, it insulates, and a pixel electrode is formed on this insulator layer. Thus, the configuration which piles up a pixel electrode is called high aperture (HA) structure on the source signal line 18.

[0086] It lets 1st TFT(or switching element) 11a and 3rd TFT(or switching element)11c pass by activating 1st gate signal line (the 1st scanning line) 17a (ON electrical potential difference being impressed). While opening because 2nd TFT11b activates 1st gate signal line 17a (ON electrical potential difference is impressed) so that between a sink, and the gate of the 1st TFT and a drain may be short-circuited for the current value which should be passed to said EL element 15. It is made to remember that the gate voltage (or drain electrical potential difference) of 1st TFT11a passes said current value to the capacitor 19 connected between the gate of 1st TFT11a, and the source.

[0087] In addition, as for the capacitor 19 which is the capacity between the source-gates of 1st TFT11a, it is desirable to consider as the capacity of 0.2pF or more. There is also an example which forms a capacitor separately as other configurations. This is an example of a configuration which forms storage capacitance from a capacitor electrode layer, gate dielectric film, and gate metal. It is more desirable to constitute a capacitor from a viewpoint for stabilizing the viewpoint and display action which prevent the brightness fall by leak of M3 transistor 11c separately in this way.

[0088] In addition, as for a capacitor 19, it is desirable to be formed in the non-display field between the adjoining pixels. When creating a full color organic electroluminescence layer, in order to form an organic electroluminescence layer by the mask vacuum evaporationo with a metal mask generally, a location gap occurs in the formation location of EL layer, and there is a danger that the organic electroluminescence layer of each color will lap. Therefore, it must be separated from 10 micrometers or more of non-display fields between the pixels which each color adjoins, and this part turns into a part which does not contribute to luminescence. Therefore, it becomes an effective means for the improvement in a numerical aperture to form a capacitor 19 in this field.

[0089] Next, it operates so that 1st gate signal line 17a is passed for it to be inactive (an OFF electrical potential difference is impressed), 2nd gate signal line 17b may be activated, it may change to the path containing the 4th TFT11d and said EL element 15 by which the path for which a current flows was connected to said 1st TFT11a and EL element 15 and the memorized current may be passed to said EL element 15.

[0090] This circuit has four TFT(s)11 in 1 pixel, and the gate of the 1st transistor M1 is connected to the source of the 2nd transistor M2. The gate of the 2nd transistor M2 and the 3rd transistor M3 to 1st gate signal line 17a. The drain of the 2nd transistor M2 is connected to the source of the 3rd transistor M3, and the source of the 4th transistor M4, and the drain of the 3rd transistor M3 is connected to the source signal line 18. The gate of the 4th transistor M4 is connected to 2nd gate signal line 17b, and the drain of the 4th transistor M4 is connected to the anode electrode of EL element 15.

[0091] In addition, at drawing 5 , all TFT(s) consist of P channels. Although P channels have somewhat low mobility as compared with TFT of N channel, since pressure-proofing cannot generate degradation easily greatly again, either, it is desirable. However, it does not limit only to this invention constituting an EL element configuration from P channels. You may constitute only from an N channel and may constitute using both N channel and P channels.

[0092] In addition, the 3rd and 4th transistors are constituted from same polarity and an N channel, and, as for the 1st and 2nd transistors, constituting from P channels is desirable. Generally, a P channel transistor has the features, like there are few reliable kink currents as compared with N channel transistor, and to the EL element which obtains the luminescence reinforcement made into the purpose by controlling a current, if 1st TFT11a is used as P channels, effectiveness will become large.

[0093] Hereafter, the EL element configuration of this invention is explained using drawing 6 . The EL

element configuration of this invention is controlled by two timing. The 1st timing is timing which makes a required current value memorize. When TFT11b and TFT11c turn on to this timing, it becomes drawing 6 (a) as an equal circuit. Here, the predetermined current I_1 is written in from a signal line. Thereby, TFT11a will be in the condition that the gate and a drain were connected, and a current I_1 will flow through this TFT11a and TFT11c. Therefore, the electrical potential difference between the source-gates of TFT11a is set to V_1 so that a current I_1 may flow.

[0094] TFT11a and TFT11c close the 2nd timing, it is the timing which TFT11d opens and the equal circuit at that time serves as drawing 6 (b). In this case, in order that TFT11a of M1 may always operate in a saturation region, a current I_1 becomes fixed and the electrical potential difference V_1 between the source-gates of TFT11a becomes [being held with as, and].

[0095] In addition, the gate of TFT11a and the gate of TFT11c are connected to the same gate signal line 11a. However, the gate of TFT11a and the gate of TFT11c may be connected to a different gate signal line 11 (it enables it to control SA1 and SA2 according to an individual). That is, a 1-pixel gate signal line may become three (the configuration of drawing 5 is two). By controlling the ON/OFF timing of the gate of TFT11a, and the ON/OFF timing of the gate of TFT11c according to an individual, current value dispersion of EL element 15 by dispersion in TFT11 can be reduced further.

[0096] If 1st gate signal line 17a and 2nd gate signal line 17b are carried out in common and the 3rd and 4th transistors are used as a different conductivity type (N channel and P channels), simplification of a drive circuit and the numerical aperture of a pixel can be raised. Thus, if constituted, as timing of this invention of operation, the write-in path from a signal line will become off. That is, in case a predetermined current is memorized, if the path for which a current flows has branching, an exact current value will not be memorized by the capacity between the source-gates of M1 (capacitor). TFTM3 and TFTM4 are made into a different electric conduction form, and after M3 surely turns off to the timing from which the scanning line changes by controlling each other threshold, it enables M4 to turn on. However, cautions of a process are required in order to control each other threshold correctly in this case.

[0097] In addition, although the circuit described above is realizable with at least four transistors, even if it carries out cascade connection of the TFT11e (M5) for Miller effect reduction as shown in drawing 5 (b) and the total of a transistor becomes four or more so that more exact timing may control or mention later, the principle of operation is the same. Thus, by considering as the configuration which added TFT11e, the current programmed through the transistor M3 can be passed now with a more sufficient precision to EL element 15.

[0098] In the configuration of drawing 5, it is still more desirable that the current value I_{ds} in the saturation region of 1st TFT11a fulfills the conditions of a bottom type. In addition, in a bottom type, the value of lambda fulfills or more 0.01 0.06 or less conditions between the adjoining pixels.

[0099]

$$I_{ds} = k * (V_{gs} - V_{th})^2 (1 + V_{ds} * \lambda)$$

In this invention, although the operating range of TFT11a is limited to a saturation region, generally, it separates from the transistor characteristics in a saturation region from an ideal property, and is influenced of the electrical potential difference between source-drains (Miller effect).

[0100] The case where the shift of the threshold set to each TFT11a in the adjoining pixel ΔV_t occurs is considered. In this case, the current value memorized is the same. ΔV_t , then abbreviation $\Delta V_t \lambda$ are equivalent to a gap of the current value of EL element 15 by changing the threshold of TFT11a in the shift of a threshold. Therefore, in order to suppress a gap of a current below to x (%), it turns out as y (V) that lambda must be below $0.01xx/y$ between the pixels which adjoin the permissible dose of a shift of a threshold. This allowed value changes with the brightness of application. If the amount of fluctuation has 2% or more of brightness in the brightness field to 100 cd/m² to 1000 cd/m², human being will recognize the changed boundary line. Therefore, it is required for the amount of fluctuation of brightness (the amount of currents) to be less than 2%. When brightness is higher than 100

cd/cm², the amount of brightness fluctuation of the adjoining pixel becomes 2% or more. When using EL display device of this invention as a display for personal digital assistants, the demand brightness is about [100cds //m] two. When the pixel configuration of drawing 5 was actually made as an experiment and fluctuation of a threshold was measured, in TFT11a of the adjoining pixel, it turned out that the maximum of fluctuation of a threshold is 0.3V. Therefore, in order to suppress fluctuation of brightness within 2%, lambda must be 0.06 or less. However, since human being cannot recognize change, it is not necessary to carry out to 0.01 or less. Moreover, in order to attain dispersion in this threshold, it is necessary to enlarge transistor size enough, and it is unreal.

[0101] Moreover, it is desirable to be constituted so that the current value I_{ds} in the saturation region of 1st TFT11a may fill a bottom type. In addition, it may be 5% or less 1% or more between the pixels which fluctuation of lambda adjoins.

[0102]

$$I_{ds}=k*(V_{gs}-V_{th})^2 (1+ V_{ds}*\lambda)$$

If lambda of the above-mentioned formula has fluctuation even when fluctuation of a threshold does not exist even if between the adjoining pixels, the current value which flows an EL element will be changed. In order to suppress fluctuation within **2%, fluctuation of lambda must be suppressed to **5%. However, since human being cannot recognize change, it is not necessary to make it to 1% or less. Moreover, in order to attain 1% or less, it is necessary to enlarge transistor size fairly, and it is unreal.

[0103] Moreover, according to an experiment, an array prototype, and examination, it is desirable to set the channel length of 1st TFT11a to 10 micrometers or more 200 micrometers or less. It is desirable to set the channel length of 1st TFT11a to 15 micrometers or more 150 micrometers or less still more preferably. Electric field are eased and this is considered to be because for the kink effectiveness to be suppressed low, when the channel length L is lengthened, and the grain boundaries included in a channel increase in number.

[0104] Moreover, TFT11 which constitutes a pixel is formed by the poly-Si TFT formed by the laser recrystallization approach (laser annealing), and it is desirable that the direction of the channel in all transistors is the same direction to the direction of radiation of laser.

[0105] The purpose of this invention proposes the circuitry to which dispersion in transistor characteristics does not affect a display, and four or more transistors are [therefore] needed. If the property of four transistors does not gather when these transistor characteristics determine a circuit constant, it is difficult to ask for a suitable circuit constant: To the direction of a major axis of laser radiation, by the case where the direction of a channel is level, and the case of being perpendicular, the threshold and mobility of transistor characteristics differ from each other, and are formed. In addition, extent of dispersion is the same in both cases. If perpendicular, the average of mobility and a threshold differs horizontally. Therefore, the same one of the direction of a channel of all the transistors that constitute a pixel is desirable.

[0106] Moreover, when C_s and the OFF state current value of 2nd TFT11b are set to I_{off} for the capacity value of a capacitor 19, it is desirable to fill a degree type.

[0107] It is desirable to fill a degree type preferably to $3 < C_s/I_{off} < 24$ pan.

[0108] By setting the OFF state current of $6 < C_s/I_{off} < 18$ TFT11b to 5 or less pAs, it is possible to stop the current value change which flows an EL element to 2% or less. This is because the charge stored between the gate-sources (both ends of a capacitor) in the electrical-potential-difference condition of not writing in cannot be held between 1 fields, when leakage current increases. Therefore, if the capacity for recording of a capacitor 19 is large, the permissible dose of the OFF state current will also become large. Fluctuation of the current value between contiguity pixels can be suppressed to 2% or less by filling said formula.

[0109] Moreover, it is desirable for the transistor which constitutes an active matrix to be constituted by the p-ch polish recon thin film transistor, and to consider as the multi-gate structure where TFT11b is more than the dual gate. In order that TFT11b may act as a switch between the source-drains of

TFT11a, the property that an ON/OFF ratio is high as much as possible is required. The high property of an ON/OFF ratio is realizable by making structure of the gate of TFT11b into the multi-gate structure beyond dual gate structure.

[0110] Moreover, the transistor which constitutes an active matrix consists of polish recon thin film transistors, and it is desirable to make (channel width W) * (channel length L) or less [54-micrometer] into two. [of each transistor] (Channel width W) * (channel length L) and dispersion of transistor characteristics have correlation. The cause of dispersion in transistor characteristics has many things resulting from dispersion in the energy by the exposure of laser etc., and in order to absorb this, it is desirable. [of the structure which contains many exposure pitches (generally about ten micrometers) of laser by the inside of a channel as much as possible] Then, if (channel width W) * (channel length L) is made or less [54-micrometer] into two, there is no dispersion resulting from laser radiation, and the thin film transistor to which the property was equal can be obtained. [of each transistor] In addition, since property dispersion by area will occur if transistor size becomes small too much, it is made for (channel width W) * (channel length L) to become two or less [45-micrometer / 2 or more / 16-micrometer] still more preferably two or more [9-micrometer] in (channel width W) * (channel length L). [of each transistor] [of each transistor]

[0111] Moreover, it is desirable to make mobility fluctuation of 1st TFT11a in the adjoining unit pixel 20% or less. It is because capacity between the gate-sources of M1 cannot be charged by the time the charge capacity of a switching transistor deteriorates and it passes a current value required in time amount, when mobility runs short. Therefore, dispersion in the brightness between pixels can be made below into ***** by suppressing dispersion in migration within 20%.

[0112] As mentioned above, although drawing 5 was explained as a pixel configuration, it is applicable also to the configuration illustrated to drawing 7 and drawing 8. Hereafter, pixel configurations, such as drawing 7, are explained.

[0113] When setting up the current passed to EL element 15, the electrical potential difference between the gate-sources which produces the signal current passed to TFT11a in TFT11a as a result of [its] I_w is set to V_{gs} . Since between the gate-drain of TFT11a has connected too hastily by TFT11d at the time of writing, TFT11a operates in a saturation region. Therefore, the signal current I_w is given with the following formulas.

[0114] (Several 1)

$I_w = \mu_1 C_{ox1} \text{ and } W_1/L_1/2(V_{gs} - V_{th1})$ — C_{ox} here is the gate capacitance per unit area, and is given by $C_{ox} = \epsilon_0/\epsilon_r$ and ϵ_r/d . μ is the mobility of a carrier, and W , as for vacuous mobility and ϵ_r , channel width and L show channel length, ϵ_0 shows [the threshold and μ whose V_{th} is TFT] the specific inductive capacity of gate dielectric film, and d is the thickness of gate dielectric film.

[0115] Current level will be controlled by TFT11b by which I_{dd} is connected to EL element 15 and a serial if the current which flows to EL element 15 is set to I_{dd} . In this invention, since the electrical potential difference between the gate-sources is in agreement with V_{gs} of (several 1), if it assumes that TFT11b operates in a saturation region, the following formulas will be realized.

[0116] (Several 2)

Generally conditions for the thin film transistor (TFT) of an $I_{drv} = \mu_2 C_{ox2} \text{ and } W_2/L_2/2(V_{gs} - V_{th2})$ 2 insulated-gate-electric-field-effect-mold to operate in a saturation-region are given with the following formulas by making V_{ds} into the electrical potential difference between the drain-sources.

[0117] (Several 3)

$|V_{ds}| > |V_{gs} - V_{th}|$ — since it is approached and formed in the interior of a small pixel, TFT11a here and TFT11b are profile $\mu_1 = \mu_2$ and $C_{ox1} = C_{ox2}$, and unless especially creativity is put, they are considered to be $V_{th1} = V_{th2}$. Then, the following formulas are easily drawn from reaching at this time (several 1) (several 2).

[0118] (Several 4)

$I_{drv}/I_w = (W_2/L_2)/(W_1/L_1)$

Although it sets and it is common the point which it should be careful of here, and (several 1) (several 2) to vary for every pixel, every product, and every manufacture lot as for the value of mu, Cox, and Vth itself, since (several 4) does not contain these parameters, I hear that it is not dependent on these dispersion, and it has the value of $|drv|/Iw$. If it designs with $W1=W2$ and $L1=L2$, since $|drv|/Iw=1$, i.e., Iw and $|drv|$, will become the same value, and the drive current Idd which flows to EL element 15 will not be based on property dispersion of TFT but it will become the same as that of the signal current Iw correctly, the luminescence brightness of EL element 15 is correctly controllable as a result.

[0119] As mentioned above, since $Vth1$ of TFT11a for conversion and $Vth2$ of TFT11b for a drive are fundamentally the same, if the signal level of cut-off level is impressed to the gate where the common potential in both TFT(s) exists, both TFT11a and TFT11b must be in non-switch-on. However, $Vth2$ may become low rather than $Vth1$ according to factors, such as dispersion in a parameter, also within a pixel in fact. Since the leakage current of subthreshold level flows to TFT11b for a drive at this time, EL element 15 presents fine luminescence. The contrast of a screen falls by this fine luminescence, and a display property is spoiled.

[0120] Especially in this invention, it has set up so that the threshold voltage $Vth2$ of TFT11b for a drive may not become lower than the threshold voltage $Vth1$ of TFT11a for conversion which corresponds within a pixel. For example, even if it makes gate length $L2$ of TFT11b longer than the gate length $L1$ of TFT11a and changes the process parameter of these thin film transistors, it is able to try for $Vth2$ not to become low and to control very small current leak rather than $Vth1$. The above matter is applied also to TFT11a of drawing 5, and the relation of TFT11d.

[0121] TFT11a for conversion to which, as for the drive circuit of this invention, the signal current flows as shown in drawing 8, Others [b / for a drive / which controls the drive current which flows to the light emitting device which consists of EL element 15 grade / TFT11], TFT11c for taking in which connects or intercepts a pixel circuit and data-line data by control of the 1st scanning line scanA (SA), TFT11d for a switch which writes in by control of the 2nd scanning line scanB (SB), and short-circuits the gate-drain of TFT11a during a period, It consists of EL element 15 grades as the capacitor 19 and light emitting device for writing in the electrical potential difference between the gate-sources of TFT11a, and holding after termination. Thus, a gate signal line can apply the configuration of the whole specification of this invention based on drawing 5 R>5 mentioned above, drawing 10, drawing 11, etc., a function, actuation, etc. from their being each two pixels.

[0122] Although TFT11c constitutes drawing 8 and the transistor of N-channel MOS (NMOS) and others is constituted from a P channel MOS (PMOS), this needs to be an example and does not necessarily need to be this passage. Although the terminal of one of these is connected to the gate of TFT11a and the other-end child is connected to Vdd (power-source potential), the fixed potential of not only Vdd but arbitration is sufficient as a capacitor 19. The cathode (cathode) of EL element 15 is connected to touch-down potential. Therefore, it cannot be overemphasized that the above matter is applied to drawing 5 etc.

[0123] The configuration of drawing 8 was allotted to the intersection of a data-line drive circuit including the current source CS which generates the signal current Iw which has the scanning-line drive circuit which makes sequential selection of the scanning lines scanA and scanB, and the current level according to brightness information, and is serially supplied to data-line data, and each scanning lines scanA and scanB and each data-line data, and is equipped with two or more pixels containing EL element 15 of the current drive mold which emits light in response to supply of a drive current.

[0124] The pixel configuration shown in drawing 8 as a description matter consists of the accession department which incorporates the signal current Iw from the data-line data concerned, a transducer which once changes and holds the current level of the incorporated signal current Iw to a voltage level, and a mechanical component which passes the drive current which has the current level according to the held voltage level to the light emitting device OLED concerned, when the scanning line scanA concerned is chosen. Specifically, said accession department consists of TFT11c for taking in.

[0125] Said transducer contains TFT11a for conversion equipped with the gate, the source, the drain, and the channel, and the capacitor linked to the gate. The gate is made to generate the voltage level which passed to the channel the signal current I_w incorporated by TFT11a for conversion, and the accession department, and was changed, and the voltage level produced in the capacitor 19 is held.

[0126] Furthermore, said transducer contains TFT11d for switching inserted between the TFT11a drain for conversion, and the gate. TFT11d for switching flows, when changing the current level of the signal current I_w into a voltage level, the drain and the gate of TFT11a for conversion are connected electrically, and the gate of TFT11a is made to produce the voltage level on the basis of the source. Moreover, TFT11d for switching is intercepted when holding a voltage level to a capacitor 19, and it separates the capacitor 19 linked to the gate of TFT11a for conversion, and this from the drain of TFT11a for conversion.

[0127] Moreover, said mechanical component contains TFT11b for a drive equipped with the gate, a drain, the source, and a channel. TFT11b for a drive accepts in the gate the voltage level held at the capacitor 19, and passes the drive current which has the current level according to it to EL element 15 through a channel. Direct continuation of the gate of TFT11a for conversion and the gate of TFT11b for a drive is carried out, and he constitutes current Miller circuit, and is trying for the current level of the signal current I_w and the current level of a drive current to serve as proportionality.

[0128] TFT11b for a drive operates in a saturation region, and passes the drive current according to the difference of the voltage level and threshold voltage which were impressed to the gate to EL element 15.

[0129] TFT11b for a drive is set up so that the threshold voltage may not become lower than the threshold voltage of TFT11a for conversion which corresponds within a pixel. Specifically, TFT11b for a drive is set up so that the gate length may not become shorter than the gate length of TFT11a for conversion. Or TFT11b for a drive may be set up so that the gate dielectric film may not become thinner than the gate dielectric film of TFT11a for conversion which corresponds within a pixel.

[0130] Moreover, TFT11b for a drive adjusts the high impurity concentration injected into the channel, and it may be set up so that threshold voltage may not become lower than the threshold voltage of TFT11a for conversion which corresponds within a pixel. As for TFT11a for conversion, and TFT11b for a drive, both should be turned off, if the signal level of cut-off level is impressed to the gate of both the thin film transistors by which common connection was made when it sets up temporarily so that the threshold voltage of TFT11a for conversion and TFT11b for a drive may become the same. However, dispersion in a process parameter is also in a pixel slightly in fact, and the threshold voltage of TFT11b for a drive may become low from the threshold voltage of TFT11a for conversion.

[0131] At this time, since the feeble current of subthreshold level flows to TFT11b for a drive also with the signal level below cut-off level, EL element 15 fine-emits light and the contrast fall of a screen appears. Then, gate length of TFT11b for a drive is made longer than the gate length of TFT11a for conversion. Thereby, even if it changes the process parameter of a thin film transistor within a pixel, the threshold voltage of TFT11b for a drive does not become lower than the threshold voltage of TFT11a for conversion.

[0132] In the comparatively short short-channel-effect field A, the threshold V_{th} of TFT rises [gate length L] with the increment in gate length L . On the other hand, in the comparatively big control field B, gate length L is not concerned with gate length L , but, the threshold V_{th} of TFT has it. [almost fixed] Gate length of TFT11b for a drive is made longer than the gate length of TFT11a for conversion using this property. For example, when the gate length of TFT11a for conversion is 7 micrometers, gate length of TFT11b for a drive is set to about 10 micrometers.

[0133] While the gate length of TFT11a for conversion belongs to the short-channel-effect field A, the gate length of TFT11b for a drive may be made to belong to the control field B. Thereby, while being able to control the short channel effect in TFT11b for a drive, it becomes possible to control the threshold voltage reduction by fluctuation of a process parameter.

[0134] By the above, the leakage current of the subthreshold level which flows to TFT11b for a drive

can be controlled, fine luminescence of EL element 15 can be suppressed, and it can contribute to a contrast improvement.

[0135] The drive approach of the pixel circuit shown in drawing 8 is explained briefly. First, at the time of writing, the 1st scanning line scanA and the 2nd scanning line scanB are made into a selection condition. By connecting a current source CS to data-line data, where both the scanning lines are chosen, the signal current I_w according to brightness information flows to TFT11a for conversion. A current source CS is a source of a good transformation style controlled according to brightness information. At this time, since it has connected too hastily electrically by TFT11d between the gate-drains of TFT11a for conversion (several 3), it is materialized, and TFT11a for conversion operates in a saturation region. Therefore, between the gate-source, the electrical potential difference V_{gs} given by (several 1) arises.

[0136] Next, scanA and scanB are made into the condition of not choosing. If it states in detail, TFT11d will be first made into an off condition by making scanB into a low. An electrical potential difference V_{gs} is held by this with a capacitor 19. Next, since a pixel circuit and data-line data are electrically intercepted by making scanA into a high level and setting to OFF, the writing to another pixel can be performed through data-line data after that. Here, although the data which a current source CS outputs as current level of the signal current need to be effective when scanB is un-choosing, they may be made into the level (for example, write-in data of the following pixel) of arbitration after that.

[0137] Since common connection of TFT11a for conversion, the gate, and the source is made [both] and TFT11b for a drive is approached and formed in the interior of a small pixel, if TFT11b for a drive is operating in the saturation region, the current which flows TFT11b for a drive will be given by (several 2), and will turn into the drive current I_{dd} which flows to this [15], i.e., an EL element. What is necessary is just to give sufficient power-source potential to the anode electrical potential difference V_{dd} so that it may be materialized in addition (several 3) even if it takes into consideration the voltage drop in EL element 15 in order to operate TFT11b for a drive in a saturation region.

[0138] In addition, TFT(s) 11e and 11f may be added and thereby more good current drive can be realized so that it may illustrate to drawing 9 for the purpose of increasing an impedance etc. like drawing 5 (b) etc. Since drawing 5 R> 5 explains, other matters are omitted.

[0139] Thus, direct current voltage was impressed to EL display device explained by produced drawing 5, drawing 8, etc., and the continuation drive of the EL display device was carried out with the fixed current density of 10 mA/cm². In EL structure, luminescence of the green (luminescence maximum wave length $\lambda_{max}=460nm$) of 7.0V and 200cd/cm² has been checked. a blue light-emitting part — brightness 100cd/cm² — a color coordinate — x= 0.129, y= 0.105, and a green light-emitting part — with x= 0.340, y= 0.625, and a red light-emitting part, the color coordinate was acquired [the color coordinate] for the luminescent color of x= 0.649 and y= 0.338 by brightness 200 cd/cm² at brightness 100 cd/cm².

[0140] (Gestalt 4 of operation) The indicating equipment using drawing 5, drawing 8, drawing 9, etc., a display module, an information display and its drive circuit, the drive approach, etc. are explained hereafter.

[0141] In a full color organic EL panel, improvement in a numerical aperture becomes an important development technical problem. It is for the use-effectiveness of light increasing, if a numerical aperture is raised, and leading to a raise in brightness, or reinforcement. What is necessary is just to make small area of TFT which interrupts the light from an organic electroluminescence layer, in order to raise a numerical aperture. Low-temperature polycrystal Si-TFT has one 10 to 100 times the engine performance of this as compared with an amorphous silicon, and moreover, since the serviceability of a current is high, it can make size of TFT very small. Therefore, in an organic EL panel, it is desirable to produce a pixel transistor and a circumference drive circuit with a low-temperature polish recon technique. Of course, although you may form with an amorphous silicon technique, a pixel numerical aperture will become quite small.

[0142] By forming the drive circuit of a gate driver 12 or source driver 14 grade on the array substrate 49, the resistance which becomes a problem especially by the organic EL panel of a current drive can be lowered. It is because connection resistance of TCP is lost, and also the outgoing line from an electrode becomes short 2-3mm compared with the case of TCP connection and wiring resistance becomes small. Furthermore, there is also an advantage whose process for TCP connection is lost that ingredient cost falls.

[0143] Next, EL display panel or EL display of this invention is explained. Drawing 10 is an explanatory view centering on the circuit of EL display. The pixel 16 is arranged or formed in the shape of a matrix. The source driver 14 which outputs the current which performs the current program of each pixel to each pixel 16 is connected. The current Miller circuit corresponding to the number of bits of a video signal is formed in the output stage of the source driver 14. For example, if it is 64 gradation, 63 current Miller circuits are formed for every source signal line, and it is constituted by choosing the number of such current Miller circuits so that a desired current can be impressed to the source signal line 18. In addition, the minimum output current of current Miller circuit is set to 2 or more-nA 10 or less nA. Moreover, the precharge which emits or charges the charge of the source signal line 18 compulsorily, or a discharge circuit is built in.

[0144] It is known that there is a big temperature dependence property (****) in an organic EL device. In order to adjust this **, especially luminescence brightness change to depend, nonlinear components, such as a thermistor to which the output current is changed, or posistor, are added to current Miller circuit, and reference current is created in analog by adjusting **, especially change to depend with said thermistor etc. In this case, since it is uniquely determined by EL ingredient to choose, the microcomputer which carries out software control is not needed in many cases. That is, with a liquid crystal ingredient, I hear that you may fix to a fixed shift amount etc., and it is. It is important that **** changes with luminescent color ingredients, and it is the point that it is necessary to perform optimal **** compensation for every luminescent color.

[0145] Moreover, a microcomputer may perform **** compensation. The temperature of EL display panel is measured with a temperature sensor, and it is made to change with the measured temperature with a microcomputer (not shown) etc. Moreover, reference current etc. may be automatically changed by microcomputer control etc. at the time of a change, and you may control to be able to display a specific menu. Moreover, you may constitute so that it can change by changing using a mouse etc., using the display screen of EL indicating equipment as a touch panel, and displaying a menu, and pressing down a specific part.

[0146] In this invention, a source driver is formed with a semi-conductor silicon chip, and is connected with the terminal of the source signal line 18 of the array substrate 49 with the glass technique on chip (COG). As for wiring of the signal line of source signal-line 18 grade, metal wiring of chromium, aluminum, silver, etc. is used. This is because wiring of low resistance is obtained by thin wiring width of face. Since a process can carry out simple [of the metal wiring] when a pixel is a reflective mold, it is the ingredient which constitutes the reflective film of a pixel, and forming in the reflective film and coincidence is desirable.

[0147] This invention is good also as a configuration which is not limited to a COG technique, loaded the above-mentioned source driver 14 grade into the chip-on-film (COF) technique, and was connected with the signal line of a display panel. Moreover, the source driver 14 produces separately with a power source IC 102, and is good also as 3 chip configurations.

[0148] Moreover, a TCF tape may be used. The film for TCF tapes can carry out thermocompression bonding of a polyimide film and the copper (Cu) foil, without using adhesives. Moreover, in addition to this, there are the approach of carrying out cast molding of the polyimide which dissolved on Cu foil in piles, and the approach of attaching Cu by plating or vacuum evaporation on the metal membrane which formed by sputtering on the polyimide film in the film for TCP tapes. Although these any are sufficient, the approach using the TCP tape which attaches Cu to a polyimide film, without using

adhesives is the most desirable. It corresponds to the lead pitch of 30 micrometers or less with Cu flare laminate not using adhesives. Since the approach of forming Cu layer by plating or vacuum evaporation among Cu flare laminates not using adhesives is suitable for thin shape-ization of Cu layer, it is advantageous to detailed-izing of a lead pitch.

[0149] On the other hand, a gate driver 12 is a low-temperature polish recon technique, and is formed in the same process as TFT of a pixel. As compared with the source driver 14, internal structure is easy for this and it is because clock frequency is also low. Therefore, it can form easily also with a low-temperature polish recon technique, and narrow picture frame-ization can be realized. Of course, a gate driver 12 may be formed with a silicon chip, and you may mount on the array substrate 49 using a COG technique etc. Moreover, Pixel TFT, a gate driver, etc. may be formed with an elevated-temperature polish recon technique, and may be formed with an organic material (organic TFT).

[0150] A gate driver 12 contains shift register 22a for gate signal line 17a, and shift register 22b for gate signal line 17b. Each shift register 22 is controlled by the clock signal (CLKxP, CLKxN) of a non-inverter and a negative phase, and the start pulse (STx). In addition, it is desirable to add the enabling (ENABL) signal which controls the output of a gate signal line and un-outputting, and the up-and-down (UPDWM) signal which carries out the vertical inversion of the shift direction. It is desirable to prepare the output terminal which otherwise checks for a start pulse to be shifted to a shift register, and to be outputted. In addition, the shift timing of a shift register is controlled by the signal from Control IC (not shown). Moreover, the level shift circuit and inspection circuit which perform the level shift of external data are built in.

[0151] Since the buffer capacity of a shift register 22 is small, the gate signal line 17 cannot be driven directly. Therefore, between the output gates 24 which drive the output and the gate signal line 17 of a shift register 22, at least two or more inverter circuits 23 are formed.

[0152] It is also the same as when forming the source driver 14 directly on the array substrate 49 with polish recon techniques, such as low-temperature polish recon, and two or more inverter circuits are formed between the gate of analog switches, such as the transfer gate which drives a source signal line, and the shift register of a source driver. The following matters (the output of a shift register and the output stage (matter about the inverter circuit arranged among output stages, such as the output gate or the transfer gate) which drives a signal line are matters common to a source driver and a gate driver circuit.) For example, although it illustrated in drawing 10 as the output of the source driver 14 was directly connected to the source signal line 18, in fact, a multistage inverter circuit is connected and, as for the output of the shift register of a source driver, the output of an inverter is connected to the gate of analog switches, such as the transfer gate.

[0153] An inverter circuit 23 consists of an MOS transistor of P channels, and an MOS transistor of N channel. As explained also in advance, the inverter circuit 23 is connected to the outgoing end of the shift register 22 of a gate driver 12 multistage, and the final output is connected to the output gate 24. In addition, an inverter circuit 23 may consist of only P channels. However, you may constitute not as an inverter but as a mere gate circuit in this case.

[0154] Channel width of TFT of P channels which constitute each inverter circuit 23, or N channel is set to W, channel length is set to L (in on double-gate **, the width of face or the channel length of a channel which constitutes is added), and the degree of the inverter near a 1-and-display side is set to N (eye N stage) for the degree of the inverter near a cyst register.

[0155] Multiplex [of the property difference of the inverter circuit 23 connected if there are many connection number of stageses of an inverter circuit 23] (piled up) is carried out, and a difference arises from a shift register 22 in the transfer time to the output gate 24 (time delay dispersion). For example, in the case of being extreme, the condition of telling that which turns on output gate 24a after 1.0microsec (measuring after a pulse is outputted from a shift register) in drawing 10 (output voltage is as OFF Li ****) that output gate 24b is turned on after 1.5microsec (measuring after a pulse is outputted from a shift register) (output voltage is as OFF Li ****) arises.

[0156] Therefore, although little direction of the number of the inverter circuits 23 produced between a shift register 22 and the output gate 24 is good, the very larger one of gate width W of the channel of TFT which constitutes the output gate 24 is good. Moreover, since the gate drive capacity of the output stage of the cyst register 22 is small, it is impossible to drive the output gate 24 directly in the gate circuits (NAND circuit etc.) which constitute a shift register. Therefore, although it is necessary to make multistage connection of the inverter, if the magnitude of W_4/L_4 (channel width of P channels / channel length of P channels) of 23d of inverter circuits of drawing 10, W_3 of inverter circuit 23c / size ratio of L_3 is large, a time delay will become long and the property of an inverter will also enlarge dispersion, for example.

[0157] The relation between time delay dispersion (dotted line) and a time delay ratio (continuous line) is shown in drawing 11. $(W_{n-1}/L_{n-1}) / (W_n/L_n)$ shows an axis of abscissa. For example, L of 23d of inverter circuits and inverter circuit 23c is the same at drawing 10, and if it is $2 W_3=W_4$ (W_3 / L_3), it is $/(W_4/L_4)=0.5$. In the graph of drawing 11, a time delay ratio sets the time of $(W_{n-1}/L_{n-1}) / (W_n/L_n)=0.5$ to 1, and is setting time amount dispersion as well as delay to 1.

[0158] By drawing 11, the connection number of stages of an inverter circuit 23 increases, so that $(W_{n-1}/L_{n-1}) / (W_n/L_n)$ becomes large, and it is shown that time delay dispersion also becomes large. Moreover, it is shown that the time delay to the inverter circuit 23 from an inverter circuit 23 to the next step becomes long, so that $(W_{n-1}/L_{n-1}) / (W_n/L_n)$ becomes small. This graph shows that it is advantageous on a design to make a time delay ratio and time delay dispersion less than into two. Therefore, what is necessary is just to be able to fulfill the conditions of a degree type.

[0159] $0.25 \leq (W_{n-1}/L_{n-1}) / (W_n/L_n) \leq 0.75$ and the W/L ratio (W_p/L_p) of P channels of each inverter circuit 23, and the W/L ratio (W_s/L_s) of n channels need to fill the following relation.

[0160]

There is also little dispersion in a time delay and the number of stages n of the inverter circuit 23 formed between the output gates (or transfer gate) from the outgoing end of a shift register at $0.4 \leq (W_s/L_s) / (W_p/L_p) \leq 0.8$ pan is good, if a degree type is filled.

[0161] A technical problem is in the $3 \leq n \leq 8$ mobility mu. If mobility mun of a n channel transistor is small, the size of TG and an inverter will become large and power consumption etc. will become large. Moreover, the formation area of a driver will become large, therefore panel size will also become large. On the other hand, if mobility mun is large, property degradation of a transistor will be lengthened, and mobility mun has the following good range at a lifting or that of **.

[0162] The slew rate of the clock signal in $50 \leq \mu n \leq 150$ and a shift register 22 is made below into 500v[/] microseconde. It is because a n channel deterioration of the transistor will become intense if a slew rate is high.

[0163] In addition, a NAND circuit is sufficient although [drawing 10 / the output of a shift register] an inverter circuit 23 is connected to multistage. It is because an inverter can be constituted also from a NAND circuit. That is, what is necessary is just to consider the connection number of stages of the gate with the connection number of stages of an inverter circuit 23. Relation, such as a W/L ratio explained also in this case until now, is applied.

[0164] The cathode of EL element 15 is connected to Vs1 potential with the configuration illustrated by drawing 5. However, there is a problem that the driver voltages of the organic electroluminescence ... which constitutes each color differ. for example, green, although the terminal voltage of an EL element is 5V in blue (B) when the current of 0.01A is passed per unit square centimeter — in (G) and red (R), it is 9V. That is, terminal voltage differs by B, G, and R. Therefore, in B, G, and R, TFT(s) [to hold / 11c and 11d] source-drain electrical potential differences (SD electrical potential difference) will differ, and the off leakage current between the source-drain electrical potential differences (SD electrical potential difference) of a transistor will also differ in each color. If off leakage current occurs and off leak properties differ in each color, it will be in the complicated display condition which a flicker generates after color balance has shifted that correlate with the luminescent color and a gamma property shifts.

[0165] Since this technical problem is coped with, it constitutes from this invention so that it may illustrate to drawing 1, and the potential of one cathode electrode may be changed with the potential of the cathode electrode of other colors among R, G, and B color at least. By drawing 1, B is set to cathode electrode 53a, and, specifically, G and R are set to cathode electrode 53b.

[0166] Cathode electrode 53a is formed using the metal mask technique which distinguished the organic electroluminescence of each color by different color with. A metal mask is used because organic electroluminescence cannot perform etching etc. in water weakly. Using a metal mask (not shown), cathode electrode 53a is vapor-deposited and it connects with coincidence by contact hole 52a. B cathode wiring 51a and electrical installation can be taken by contact hole 52a.

[0167] Cathode electrode 53b is similarly formed using the metal mask technique which distinguished the organic electroluminescence of each color by different color with. Using a metal mask (not shown), cathode electrode 53b is vapor-deposited and it connects with coincidence by contact hole 52b. RG cathode wiring 51b and electrical installation can be taken by contact hole 52b. In addition, the aluminum thickness of a cathode electrode is good to form so that it may be set to 70nm or more 200nm or less.

[0168] Since a different electrical potential difference can be impressed to the cathode electrodes 53a and 53b by the above configuration, even if the anode electrical potential difference Vdd of drawing 5 R>5 is common to each color, the electrical potential difference impressed to the EL element of at least 1 color among RGB can be changed. In addition, although R and G set to the same cathode electrode 53b in drawing 1, it is not limited to this, and you may constitute so that it may become a cathode electrode which is different by R and G.

[0169] By constituting as mentioned above, generating of the OFF leakage current between the source-drain electrical potential differences (SD electrical potential difference) of a transistor and a kink phenomenon can be prevented in each color. Therefore, a flicker does not occur, it does not correlate with the luminescent color, a gamma property does not necessarily shift, and good image display can be realized.

[0170] Moreover, although [this cathode electrical potential difference] Vs1 of drawing 5 is made into a cathode electrical potential difference and it is made to differ in each color, it is not limited to this, and the anode electrical potential difference Vdd may be constituted so that it may differ in each color. For example, the configuration which sets the anode electrical potential difference Vdd of R pixels to electrical-potential-difference 8V, sets G to 6V and sets B to 10V may be used. As for these anode electrical potential differences and a cathode electrical potential difference, it is desirable to be constituted so that it can adjust in **1V.

[0171] Even if panel size is about 2 inches, an about 100mA current is outputted from the anode connected with Vdd. Therefore, the reduction in resistance of the anode wiring (current supply source line) 20 is indispensable. Since this technical problem is coped with, by this invention, the anode wiring 63 is supplied from viewing-area a top and the bottom so that it may illustrate by drawing 12 (both-ends electric supply). Generating of the brightness inclination by the upper and lower sides of a screen is lost by carrying out both-ends electric supply as mentioned above.

[0172] In order to raise luminescence brightness, it is good to carry out surface roughening of the transparent electrode 48. This configuration is shown in drawing 3. First, the La Stampa technique is used for the part which forms a transparent electrode 48, and detailed irregularity is formed in it. When a pixel is a reflective mold, the metal thin film of about 200nm aluminum is formed by the sputtering method, and a transparent electrode 48 is formed. Surface roughening of the heights is prepared and carried out to the part where a transparent electrode 48 touches organic electroluminescence. In addition, in the case of a simple matrix type display panel, a transparent electrode 48 makes it a stripe-like electrode. Moreover, heights may not be limited only to convex and a concave is sufficient as them. Moreover, concave and a convex may be formed in coincidence.

[0173] When the measurement of luminance was performed the magnitude of a projection having set the average of the diameter of about 4 micrometers, and the distance between contiguity to 10 micrometers,

20 micrometers, and 40 micrometers, and having used 1000–1200 unit area consistencies [2,100–120 //mm / 2,600–800 /]/mm of a projection as 2 mm, respectively, it turned out that luminescence brightness becomes strong, so that the unit area consistency of a projection became large. Therefore, it turned out that the surface state of a transparent electrode is changed and luminescence brightness can be adjusted by changing the unit area consistency of the projection on a transparent electrode 48. According to examination, the good result was able to be obtained by making the unit area consistency of a projection or less [2 or more //mm / 100 / 800 //mm] into two.

[0174] Organic electroluminescence is a self-light emitting device. If the light by this luminescence carries out incidence to TFT as a switching element, a phot conductor phenomena (contest the phot) will occur. In contest a phot, the phenomenon whose leak (off leak) in the time of OFF of switching elements, such as TFT, increases by optical pumping is said.

[0175] In order to cope with this technical problem, as shown in drawing 13 R> 3, by this invention, the lower layer of a gate driver 12 (depending on the case, it is the source driver 14) and the lower layer light-shielding film 91 of TFT11 are formed. A light-shielding film 91 is formed with metal thin films, such as chromium, and sets the thickness to 50nm or more 150nm or less. It is because irregularity will occur and the upper patterning of TFT11 will become difficult, if thick [when thickness is thin, the protection-from-light effectiveness is scarce, and].

[0176] Smoothing film 71a which consists of 20nm or more an inorganic material 100nm or less is formed on a light-shielding film 91. One electrode of a capacitor 19 may be formed using the layer of this light-shielding film 91. In this case, as for smoothing film 71a, it is desirable to enlarge capacity value of a structure capacitor thinly as much as possible. Moreover, a light-shielding film 91 may be formed with aluminum, the silicon oxide film may be formed in the front face of a light-shielding film 91 using an anodic oxidation technique, and this silicon oxide film may be used as a dielectric film of a capacitor 19. The pixel electrode of HA structure is formed on smoothing film 71b.

[0177] The gate driver 12 grade should control not only a rear face but penetration of the light from a front face. This is because it malfunctions under the effect of contest a phot. Therefore, in this invention, when a cathode electrode is a metal membrane, a cathode electrode is formed also in the front face of gate driver 12 grade, and this electrode is used as a light-shielding film.

[0178] However, if a cathode electrode is formed on a gate driver 12, malfunction of the driver by the electric field from this cathode electrode or electric contact of a cathode electrode and a driver circuit may occur. In order to cope with this technical problem, in this invention, at least one layer of organic electroluminescence film of two or more layers is preferably formed on gate driver 12 grade at the organic electroluminescence film formation on a pixel electrode, and coincidence. Fundamentally, since the organic electroluminescence film is an insulating material, between a cathode and a gate driver is isolated by forming the organic electroluminescence film on a gate driver. Therefore, the above-mentioned technical problem is cancelable.

[0179] On the other hand, when a cathode electrode is a transparent electrode, the sheet resistance of a transparent electrode poses a problem. Although a transparent electrode is high resistance, it is necessary to pass a current with high current density to the cathode of organic electroluminescence. Therefore, if a cathode electrode is formed by the monolayer of the ITO film, it will be in a heating condition by generation of heat, or the brightness inclination of the degree of pole occurs in the display screen.

[0180] Since this technical problem is coped with, the low resistance-ized wiring 92 which consists of a metal thin film is formed in the front face of a cathode electrode. The low resistance-ized wiring 92 is the same configuration (it is 50nm – 200nm thickness with chromium or an aluminum ingredient) as the black matrix (BM) of a liquid crystal display panel, and is the same location (pixel inter-electrode, superiors of a gate driver 12). However, in organic electroluminescence, since it is not necessary to form BM, functions completely differ. In addition, the low resistance-ized wiring 92 may not be limited to the front face of a transparent electrode 72, and may be formed in a rear face (field which touches the

organic electroluminescence film).

[0181] Drawing 14 is the block diagram of an organic electroluminescence module. Control IC 101 and a power source IC 102 are mounted in the printed circuit board 103. A printed circuit board 103 and the array substrate 49 are electrically connected with the flexible substrate 104. Supply voltage, a current, a control signal, and image data are supplied to the source driver 14 and gate driver 12 of the array substrate 49 through this flexible substrate 104.

[0182] At this time, the control signal of a gate driver 12 poses a problem. It is necessary to impress the control signal of the amplitude beyond 5V to a gate driver 12 at least. However, since the supply voltage of control IC 101 is 2.5V or 3.3V, it cannot impress a control signal to a gate driver 12 directly from control IC 101.

[0183] This invention impresses the control signal of a gate driver 12 to this technical problem from the power source IC 102 driven on a high electrical potential difference. Since a power source IC 102 also generates the operating voltage of a gate driver 12, though natural, the control signal of the optimal amplitude for a gate driver 12 can be generated.

[0184] In drawing 15, it is made to generate in control IC 101, and once the control signal of a gate driver 12 performs a level shift by the source driver 14, it is impressed to a gate driver 12. Since the driver voltages of the source driver 14 are 5-8V, they can change the control signal of 3.3V amplitude outputted from control IC 101 into 5V amplitude which can receive a gate driver 12.

[0185] Drawing 16 and drawing 17 are the explanatory views of the display module equipment of this invention. Drawing 17 is the configuration of having given the built-in display memory 151 in the source driver 14. The built-in display memory 151 has the capacity of 8 color specification (each color of 1 bit), 256 color specification (RG is a triplet and B is 2 bits), and 4096 color specification (RGB is 4 bits each). Since the driver controller by which it is these eight colors, 256 colors, or 4096 color specification, and has been arranged in the source driver 14 at the time of a still picture reads the image data of this built-in display memory 151, super-low-power-ization is realizable. Of course, the built-in display memory 151 may be the multicolor display memory of 260,000 or more colors. Moreover, the image data of the built-in display memory 151 may be used also at the time of an animation.

[0186] The image data of the built-in display memory 151 may carry out memory of the data after performing error diffusion process or dithering. By performing error diffusion process, dithering, etc., 260,000 color specification data can be changed into 4096 colors etc., and capacity of the built-in display memory 151 can be made small. The error diffusion controller 141 can perform error diffusion process etc.

[0187] In addition, although 14 was indicated to be a source driver in drawing 16 etc., not only a mere driver but various functions or circuits which process the input from a power source IC 102, a buffer circuit 154 (circuits, such as a shift register, are included), a data-conversion circuit, a latch circuit, a command decoder, a shift circuit, an address translation circuit, and the built-in display memory 151, and output an electrical potential difference or a current to a source signal line are constituted. These matters are the same in other examples of this invention.

[0188] A frame rate is related to the power consumption of a panel module. That is, if a frame rate is made high, power consumption will increase proportionally mostly. It is necessary to await a cellular phone etc. and it needs to aim at reduction of power consumption from viewpoints, such as lengthening time amount. On the other hand, in order to make [many] a foreground color (the number of gradation is made [many]), drive frequency of source driver 14 grade must be made high. However, it is difficult to increase power consumption from the problem of power consumption.

[0189] Generally, priority is given to low-power-ization over the number of foreground colors in information displays, such as a cellular phone. Power consumption increases from the reasons of the clock frequency of the circuit to which the number of foreground colors is made to increase becoming high, or change of an electrical-potential-difference (current) wave impressed to an EL element increasing. Therefore, the number of foreground colors can seldom be made [many]. To this technical

problem, this invention performs error diffusion process or dithering for image data, and displays an image.

[0190] The background of a case is equipped with the CCD camera although not illustrated in the cellular phone of this invention explained by drawing 18. The image and data which were photoed with the CCD camera can be displayed immediately in the display screen 21 of a display panel. The image data of a CCD camera can change 24 bits (16,700,000 colors), 18 bits (260,000 colors), 16 bits (65,000 color), 12 bits (4096 colors), and 8 bits (256 colors) by key input.

[0191] When an indicative data is 12 bits or more, it displays by performing error diffusion process. That is, when the image data from a CCD camera is more than the capacity of the built-in display memory 151, error diffusion process etc. is carried out, and an image processing is performed so that it may become below the capacity of the built-in display memory 151 about the number of foreground colors.

[0192] It explains providing the built-in display memory 151 of one screen by 4096 colors (4 bits each of RGB) in the source driver 14 now. When the image data sent from the module outside is 4096 colors, it is stored in the built-in display memory 151 of the direct source driver 14, image data is read from this built-in display memory 151, and an image is displayed on the display screen 21.

[0193] When image data is 260,000 colors (G:6 bits, R, a total of 16 bits that is B:5 bits), as shown in drawing 16 and drawing 17, it is once stored in the operation memory 152 of the error diffusion controller 141, and error diffusion or dithering is performed to coincidence in an arithmetic circuit 153. 16-bit image data is changed into 12 bits which is the number of bits of the built-in display memory 151 by this error diffusion process etc., and it is transmitted to the source driver 14. The source driver 14 outputs the image data of 4 bits each of RGB (4096 colors), and displays an image on the display screen 21.

[0194] Moreover, in the configuration of drawing 17, error diffusion process or the dithering approach may be changed for every field or frame using Vertical Synchronizing signal VD (changing an art with Vertical Synchronizing signal VD). For example, in dithering, a halftone mold is used by the following frame [2nd] at the 1st frame using a Bayer mold. Thus, for every frame, dithering is changed and the effectiveness that the dot unevenness accompanying error diffusion process etc. stops being able to be conspicuous easily is demonstrated by making it change.

[0195] Moreover, processing multipliers, such as error diffusion process, may be changed by the 1st frame and the 2nd frame. Moreover, processings, such as carrying out error diffusion process by the 1st frame, carrying out dithering by the 2nd frame, and carrying out error diffusion process by the 3rd frame further, may be combined. Moreover, a random-number-generation circuit may be provided and the art which processes for every frame with the value of a random number may be chosen.

[0196] If it indicates to a format that it is transmitted by information, such as a frame rate, a frame rate etc. can be automatically changed by decoding or detecting this indicated data. In the case of an animation, it is still more desirable that the image transmitted especially indicates an animation or a still picture and to indicate the number of coma per second of an animation. Moreover, it is desirable to indicate the model number of a cellular phone to a transmission packet. In addition, although this specification explains as a transmission packet, it is not necessary to be a packet. That is, any are sufficient as long as the information (the number of foreground colors, frame rate, etc.) explained by drawing 21 etc. into the data-transmitted or sent is indicated.

[0197] Drawing 19 is a transmission format sent to the cellular phone of this invention etc. With transmission, the both sides of the data to receive and the data to transmit are included. That is, it is because a cellular phone may transmit the image photoed with the CCD camera of attachment in the voice or the cellular phone from an earphone to other cellular phones etc. Therefore, the matter relevant to the transmission format explained by drawing 21 etc. is applied to the both sides of transmission and reception.

[0198] In the cellular phone of this invention etc., data are digitized and are transmitted in a packet format. As drawing 19 and drawing 20 have indicated, the inside of a frame consists of the flag section

(F), address part (A), the control section (C), an information bureau (I), and frame check sequence (FCS). A format of the control section (C) takes information transfer (I frames), a monitor (S frames), and three formats of an off duty number system (U frame) like drawing 20.

[0199] First, information transfer format will be a format of the control field used when transmitting information (data), and if a part of non-number nature format is removed, information transfer format will be the only format of having a data field. The frame by this format is called information frame (I frames).

[0200] Moreover, supervisory format is a format used in order to perform the supervisory-control function of a data link, i.e., the confirmation of receipt of an information frame, the resending demand of an information frame, etc. The frame by this format is called supervisory frame (S frames).

[0201] Next, an off duty number system format is a format of the control field used in order to carry out other data ring control functions, and calls the frame by this format an unnumbered frame (U frame).

[0202] A terminal and a network manage the information frame transmitted and received by the send sequence number (S) and the receiving sequence N (R). N (S) and N (R) consisted of triplets, eight to 0-7 were used as a circulation number, and the degree of 7 has taken the modulus configuration from which it is set to 0. Therefore, the modulus in this case is 8, the frame number which can carry out continuous transmission is 7, and a response frame does not receive.

[0203] The 8-bit data in which the 8-bit data in which color number data are shown, and a frame rate are shown are indicated in a data area. These examples are shown in drawing 21 (a) and (b). Moreover, it is desirable to indicate distinction of a still picture and an animation to the color number of a foreground color. Moreover, it is desirable to indicate the model name of a cellular phone, the contents (natural drawings, such as a person, menu screen) of the image data transmitted and received, etc. to the packet of drawing 19. The model which received data decodes data, and when it has been recognized as it being own (applicable model number) data, it changes them into a foreground color, a frame rate, etc. automatically according to the indicated contents. Moreover, you may constitute so that the indicated contents may be displayed on the display screen 21 of a display. A user looks at the written contents (a foreground color, recommendation frame rate) of the display screen 21, operates a key etc., and should just change into the optimal display condition by the manual.

[0204] In addition, as an example, by drawing 21 (b), although numerical 3 has given and indicated frame rate 80Hz and an example, it is not limited to this, and it may show fixed range, such as 40-60 etc. Hz. Moreover, the model of cellular phone etc. may be indicated to a data area. It is because the need of the engine performance etc. changing with models and changing a frame rate is also generated. Moreover, images are comics, it is advertisement (CM), or it is also desirable to indicate thing information. Moreover, audience fee gold and information, such as a packet size, may be indicated to a packet. It is because it can judge whether a user checks audience fee gold and receives information. Moreover, it is desirable that image data also indicates the data of whether to carry out error diffusion process.

[0205] Moreover, what is necessary is just to indicate to the format to which information, such as the image-processing approach and model numbers (the class of classification, such as error diffusion process and dithering, and weighting function, the data, the multiplier of gamma, etc.), is transmitted. Moreover, the data with which image data was photoed by CCD, JPEG data, the auto-receipt cellular phone [data / decode; or detect and] based on this if the information on the resolution, MPEG data, BITMAP data, etc. is indicated again, etc. can be changed now into the optimal condition.

[0206] Of course, in the case of an animation, it is still more desirable that the image transmitted indicates an animation or a still picture and to indicate the number of coma per second of an animation. Moreover, it is desirable to also indicate information, such as the number of playback coma / second recommended with an accepting station.

[0207] The above matter is the same even when a transmission packet is transmission. Moreover, although this specification explains as a transmission packet, it is not necessary to be a packet. That is, any are sufficient as long as the information explained by drawing 21 etc. into the data transmitted or sent is indicated.

[0208] It is desirable to add the function to perform error diffusion process again to the error diffusion-process controller 141, after performing reverse error diffusion process to the data which error processing was carried out and have been sent and returning to former data. The existence of error diffusion process is put on the packet data of drawing 19. Moreover, data required for reverse errors diffusion process, such as an art of error diffusion (methods, such as a dither, are also included) and a format, are also carried.

[0209] Reverse error diffusion process is carried out in the process of error diffusion process because amendment of a gamma curve is also realizable. It may be the image data to which the transmitted data already processed error diffusion etc. when gamma curves, such as EL indicating equipment which received data, and the sent gamma curve are not adapted. Since this situation is coped with, reverse-error diffusion process is carried out, and it changes into former data, and is made for the effect of gamma curve amendment not to come out. Then, received EL indicating equipment performs error diffusion process, and error diffusion process etc. is carried out so that it may become the optimal gamma curve for a receiving display panel and may become the optimal error diffusion process.

[0210] Moreover, what is necessary is to arrange a user carbon button to equipments, such as a cellular phone, and just to change a foreground color etc. using a carbon button etc. to change a frame rate by the foreground color.

[0211] Drawing 18 is the top view of the cellular phone as an example of an information terminal unit. The antenna 191 and the ten key 192 grade are attached in the case 193. 194 is a foreground-color change key or power-source turning on and off, and a frame rate change key.

[0212] The internal-circuitry block of a cellular phone etc. is shown in drawing 7. A circuit mainly consists of a block of an up converter 205 and a down converter 204, a block of day PUREKUSA 201, and a block of LO buffer 203 grade.

[0213] If a key 194 is pressed down once, a foreground color will press down the same key 194 following 8 color mode and a foreground color will press down the same key 194 to 256 color mode and a pan, a foreground color may also construct a sequence so that it may become 4096 color mode. Whenever it presses down a key, let it be the toggle switch from which foreground-color mode changes. In addition, the modification key to a foreground color may be prepared separately. In this case, a key 194 is set to three (above).

[0214] A mechanical others [, such as a slide switch besides a push switch,] switch is sufficient as a key 194, and it may be changed by speech recognition etc. For example, carrying out voice input of the 4096 colors to an earphone, and by carrying out voice input to "a high definition display", "256 color mode" or "low foreground-color mode", and an earphone, it constitutes so that the color displayed on the display screen 21 of a display panel may change. This is easily realizable by adopting the present speech recognition technique.

[0215] Moreover, the switch which changes electrically may be used for the change of a foreground color, and the touch panel chosen by touching the menu displayed on the display screen 21 of a display panel is sufficient as it. Moreover, you may constitute so that it may change or change according to rotation or a direction like a click ball by the count which presses down a switch.

[0216] Although 194 considered as the foreground-color change key, it is good also as a key which changes a frame-rate. Moreover, it is good also as a key which switches an animation and a still picture. Moreover, two or more requirements, such as an animation, a still picture, and a frame rate, may be changed to coincidence. Moreover, if it continues pressing down, you may constitute so that a frame rate may change gradually (continuously). In this case, it is realizable by making resistance R into variable resistance, or making it into electronic BORIUMU among the capacitor C which constitutes an oscillator, and Resistance R. Moreover, a capacitor is realizable by considering as a trimmer capacitor. Moreover, two or more capacitors are formed in the semiconductor chip, one or more capacitors may be chosen, and these may be realized by connecting with juxtaposition in circuit.

[0217] In addition, the technical thought of changing a frame rate by a foreground color etc. is not

limited to a cellular phone, and can be widely applied to the device which has the display screens, such as a palmtop computer, and a notebook computer, a desktop PC, watch. Moreover, it is applicable also to not the thing limited to a liquid crystal display but a liquid crystal display panel, an organic EL panel, the TFT panel and the PLZT panel, and CRT.

[0218] The technical thought explained in the example of this invention is applicable to a video camera, a liquid crystal projector, stereoscopic television, projection TV, etc. Moreover, it is applicable also to a viewfinder, the monitor of a cellular phone, PHS, a Personal Digital Assistant and its monitor, a digital camera, and its monitor. Moreover, it is applicable also to an electrophotography system, a head mount display, an accepting-reality monitor display, a note personal computer, a video camera, and an electronic still camera. Moreover, it is applicable also to the monitor of a cash automatic drawer machine, a public telephone, a TV phone, a personal computer, a liquid crystal wrist watch, and its display. Furthermore, it cannot be overemphasized to the liquid crystal display monitor of a homeuse-electronics device, a pocket game device and its monitor, the back light for display panels, etc. that application or application expansion can be carried out.

[0219]

[Effect of the Invention] As mentioned above, by this invention, by making unnecessary the current supply source line which is the factor on which a numerical aperture and the yield are dropped, while enlarging a numerical aperture, generating of the line defect short depended in the short-circuit between layers and a layer can be prevented, and the high yield can be obtained. Moreover, manufacture is easy, there is no destruction of EL structure, it is reliable and active-matrix drive type EL display device of low cost can be offered.

[0220] Moreover, the display panel of this invention, a display, etc. demonstrate characteristic effectiveness according to each configuration of high definition, a low power, low-cost-izing, a raise in brightness, etc.

[0221] In addition, if this invention is used, since the information display of a low power can be constituted, power is not consumed. Moreover, since-izing can be carried out [small lightweight], a resource is not consumed. Therefore, it will be kind to earth environment and the space environment.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

- [Drawing 1] The explanatory view of the display of this invention
- [Drawing 2] The sectional view of the display of this invention
- [Drawing 3] The sectional view of the display of this invention
- [Drawing 4] The sectional view of the display of this invention
- [Drawing 5] The circuitry Fig. of the display panel of this invention
- [Drawing 6] The explanatory view of the display panel of this invention

[Drawing 7] The explanatory view of the information display of this invention
[Drawing 8] The explanatory view of the display panel of this invention
[Drawing 9] The explanatory view of the display panel of this invention
[Drawing 10] The circuitry Fig. of the display of this invention
[Drawing 11] The explanatory view of the display of this invention
[Drawing 12] The explanatory view of the display of this invention
[Drawing 13] The sectional view of the display of this invention
[Drawing 14] The block diagram of the display of this invention
[Drawing 15] The block diagram of the display of this invention
[Drawing 16] The explanatory view of the display of this invention
[Drawing 17] The explanatory view of the display of this invention
[Drawing 18] The top view of the information display of this invention
[Drawing 19] The explanatory view of the data transmission approach of the indicating equipment of this invention
[Drawing 20] The explanatory view of the data transmission approach of the indicating equipment of this invention
[Drawing 21] The explanatory view of the data transmission approach of the indicating equipment of this invention
[Drawing 22] The circuitry Fig. of the conventional display panel

[Description of Notations]

11 TFT
12 Gate Driver
14 Source Driver
15 EL Element
16 Pixel
17 Gate Signal Line
18 Source Signal Line
19 Capacitor
20 Current Supply Source Line
21 Display Screen
41 Closure Free Wheel Plate
43 Crevice
44 Heights
45 Sealing Compound
46 Reflective Film
47 Organic Electroluminescence Layer
48 Transparent Electrode
49 Array Substrate
50 Lambda/4 Plate
51 Cathode Wiring
52 Contact Hole
53 Cathode Electrode
54 Polarizing Plate
55 Drying Agent
61 62 Connection terminal
63 Anode Wiring
71 Smoothing Film
72 Transparent Electrode
73 Closure Film

74 Circular Polarization of Light Plate

81 Edge Protective Coat

91 Light-shielding Film

92 Low Resistance-sized Wiring

101 Control IC

102 Power Source IC

103 Printed Circuit Board

104 Flexible Substrate

105 Data Signal

141 Error Diffusion Controller

151 Built-in Display Memory

152 Operation Memory

153 Arithmetic Circuit

154 Buffer Circuit

191 Antenna

192 Ten Key

193 Case

194 Key

201 Day PUREKUSA

202 LNA

203 LO Buffer

204 Down Converter

205 Up Converter

206 PA PURIDORAIBA

207 PA

[Translation done.]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-66868

(P2003-66868A)

(43) 公開日 平成15年3月5日 (2003.3.5)

(51) Int.Cl. ⁷	識別記号	F.I	マーク(参考)
G 09 F 9/30	3 3 8	G 09 F 9/30	3 3 8 3 K 0 0 7
	3 4 9		3 4 9 D 5 C 0 8 0
	3 6 5		3 6 5 Z 5 C 0 9 4
G 09 G 3/20	6 1 1	G 09 G 3/20	6 1 1 A
	6 2 4		6 2 4 B

審査請求 未請求 請求項の数10 O.L (全29頁) 最終頁に続く

(21) 出願番号 特願2001-254300(P2001-254300)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22) 出願日 平成13年8月24日 (2001.8.24)

(72) 発明者 高原 博司

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 足達 克己

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

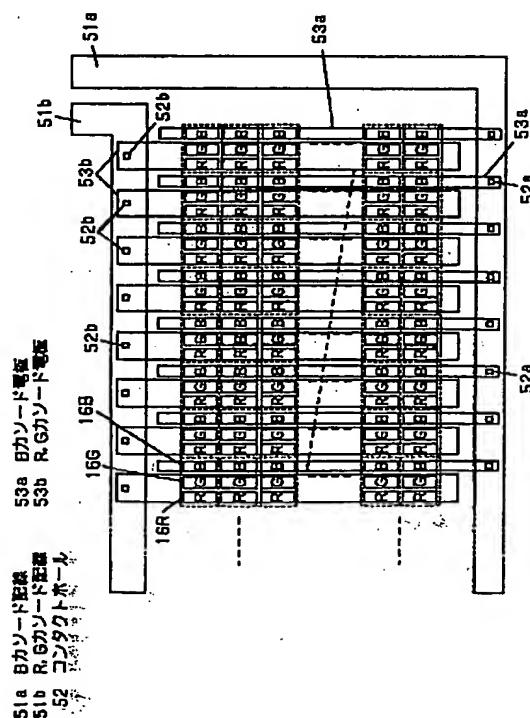
最終頁に続く

(54) 【発明の名称】 表示パネルおよびそれを用いた情報表示装置

(57) 【要約】

【課題】 各色でトランジスタのソースードレイン電圧(SD電圧)間でオフリード電流が発生、キンク現象が発生する。

【解決手段】 各色の有機ELを塗り分けたメタルマスクを用いてカソード電極53aを蒸着し、同時にコンタクトホール52aで接続を取る。コンタクトホール52aによりBカソード配線51aと電気的接続を取ることができる。カソード電極53bも同様に蒸着し、同時にコンタクトホール52bで接続を取る。コンタクトホール52bによりRGカソード配線51bと電気的接続を取ることができる。



(2)

【特許請求の範囲】

【請求項 1】 反射型の画素電極と、
透明電極と、
前記画素電極に接続された薄膜トランジスタと、
前記画素電極と前記透明電極間に形成されたEL膜と、
前記画素電極間に位置し、前記透明電極と積層された金
属薄膜からなる薄膜パターンとを具備することを特徴と
するEL表示パネル。

【請求項 2】 マトリックス状に配置されたEL素子を
有する画素と、
前記EL素子の薄膜トランジスタのゲート信号線に接続
されたゲートドライバと、
前記EL素子に流す電流をプログラムする電流を出力する
ソースドライバとを具備し、
前記ゲートドライバのシフトレジスタの出力と前記ゲー
ト信号線間に複数のインバータ回路が直列に形成され、
前記インバータ回路のPチャンネルのチャンネル幅を
W、チャンネル長をLとし、インバータの段数をnとした時、

$$25 \leq (W_n - 1 / L_n - 1) / (W_n / L_n) \leq 0.$$

75

の関係を満たし、

1つの画素は、少なくとも、EL膜に流す電流を制御す
る駆動薄膜トランジスタと、ドライバから出力した電流
を前記駆動薄膜トランジスタに流す経路を構成する第1
のスイッチング薄膜トランジスタと、前記駆動薄膜トラン
ジスタからの電流を前記EL膜に流す経路を構成する
第2のスイッチング薄膜トランジスタから構成されてい
ることを特徴とするEL表示パネル。

【請求項 3】 マトリックス状にEL素子が形成された
アレイ基板と、

封止基板とを具備し、

前記アレイ基板の表示領域の外周部に第1の凹凸が形成
され、

前記封止基板において、前記第1の凹凸に対応する位置
に第2の凹凸が形成され、

前記第1の凹凸と前記第2の凹凸の周期が略一致し、
前記第1の凹凸と前記第2の凹凸間にシール樹脂が配置
されていることを特徴とするEL表示パネル。

【請求項 4】 第1の色で発光する第1のEL素子と、
第2の色で発光する第2のEL素子がマトリックス状に
形成されたアレイ基板を具備し、

前記第1のEL素子のカソード電極と前記第2のEL素
子のカソード電極には異なる電圧が印加できるように構
成されていることを特徴とするEL表示パネル。

【請求項 5】 マトリックス状に配置されたEL素子を
有する画素と、

前記EL素子の薄膜トランジスタのゲート信号線に接続
されたゲートドライバと、

前記EL素子に流す電流をプログラムする電流を出力す

るソースドライバとを具備し、

前記ゲートドライバは前記画素を構成する薄膜トランジ
スタ素子の形成プロセスと同時に形成され、
前記ゲートドライバ上面にEL膜が形成され、前記EL膜
上面にカソード電極が形成されていることを特徴とするEL
表示パネル。

【請求項 6】 1つの画素は、少なくとも、
EL膜に流す電流を制御する駆動薄膜トランジスタと、
ドライバから出力した電流を前記駆動薄膜トランジスタ
に流す経路を構成する第1のスイッチング薄膜トランジ
スタと、

前記駆動薄膜トランジスタからの電流を前記EL膜に流
す経路を構成する第2のスイッチング薄膜トランジスタ
から構成されていることを特徴とする請求項1から請求
項5のいずれかに記載のEL表示パネル。

【請求項 7】 EL素子のカソード電極またはアノード
電極は、表面が粗面化されていることを特徴とする請求
項1から請求項5のいずれかに記載のEL表示パネル。

【請求項 8】 マトリックス状に配置されたEL素子を
有する画素と、

前記EL素子の薄膜トランジスタのゲート信号線に接続
されたゲートドライバと、

前記EL素子に流す電流をプログラムする電流を出力する
ソースドライバと、
電源発生回路と、

画像メモリを有するコントロール回路とを具備し、

前記ゲートドライバは前記画素を構成する薄膜トランジ
スタ素子の形成プロセスと同時に形成され、

前記ゲートドライバの制御信号は前記電源発生回路が出
力し、

映像信号は前記コントロール回路から前記ソースドライ
バに印加されることを特徴とする情報表示装置。

【請求項 9】 マトリックス状に配置されたEL素子を
有する画素と、

前記EL素子の薄膜トランジスタのゲート信号線に接続
されたゲートドライバと、

前記EL素子に流す電流をプログラムする電流を出力する
ソースドライバと、
電源発生回路と、

画像メモリを有するコントロール回路とを具備し、

前記ゲートドライバは前記画素を構成する薄膜トランジ
スタ素子の形成プロセスと同時に形成され、

前記ゲートドライバの制御信号は前記コントロール回路
が発生し、前記コントロール回路が発生した信号は前記
ソースドライバでレベルシフトした後、前記ゲートドライ
バに印加されることを特徴とする情報表示装置。

【請求項 10】 請求項1から請求項7のいずれかに記
載のEL表示パネルと、
ダウンコンバータと、
アップコンバータと、

(3)

3

受話器と、

スピーカとを具備することを特徴とする情報表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は主として自発光で画像を表示するEL表示パネルおよびこれらのEL表示パネルを用いた携帯電話等の情報表示装置に関するものである。

【0002】

【従来の技術】液晶表示パネルは、薄型で低消費電力という利点から、携帶用機器等に多く採用されており、またワードプロセッサやパーソナルコンピュータ、テレビ等の機器や、ビデオカメラのビューファインダ、モニタ等にも広く用いられている。

【0003】

【発明が解決しようとする課題】しかし、液晶表示パネルは、自発光デバイスではないため、バックライトを用いないと画像を表示できないという問題点がある。そのバックライトを構成するためには所定の厚みが必要であるため、表示モジュールの厚みが大きくならざるを得なかつた。また、液晶表示パネルでカラー表示を行うためには、カラーフィルタを使用する必要がある。そのため、光利用効率が低くなるという問題点があつた。

【0004】

【課題を解決するための手段】この課題を解決するために、本発明はEL表示パネルに、反射型の画素電極と、透明電極と、前記画素電極に接続された薄膜トランジスタと、前記画素電極と前記透明電極間に形成されたEL膜と、前記画素電極間に位置し、前記透明電極と積層された金属薄膜からなる薄膜パターンとを具備している。

【0005】また、第2に本発明はEL表示パネルに、マトリックス状に配置されたEL素子を有する画素と、前記EL素子の薄膜トランジスタのゲート信号線に接続されたゲートドライバと、前記EL素子に流す電流をプログラムする電流を出力するソースドライバとを具備し、前記ゲートドライバのシフトレジスタの出力と前記ゲート信号線間に複数のインバータ回路が直列に形成され、前記インバータ回路のPチャンネルのチャンネル幅をW、チャンネル長をLとし、インバータの段数をnとした時、 $2.5 \leq (Wn - 1/Ln - 1) / (Wn/Ln) \leq 0.75$ の関係を満たし、1つの画素は、少なくとも、EL膜に流す電流を制御する駆動薄膜トランジスタと、ドライバから出力した電流を前記駆動薄膜トランジスタに流す経路を構成する第1のスイッチング薄膜トランジスタと、前記駆動薄膜トランジスタからの電流を前記EL膜に流す経路を構成する第2のスイッチング薄膜トランジスタから構成されている。

【0006】また、第3に本発明はEL表示パネルに、マトリックス状にEL素子が形成されたアレイ基板と、封止基板とを具備し、前記アレイ基板の表示領域の外周

(3)

4

部に第1の凹凸が形成され、前記封止基板において、前記第1の凹凸に対応する位置に第2の凹凸が形成され、前記第1の凹凸と前記第2の凹凸の周期が略一致し、前記第1の凹凸と前記第2の凹凸間にシール樹脂が配置されている。

【0007】また、第4に本発明はEL表示パネルに、第1の色で発光する第1のEL素子と、第2の色で発光する第2のEL素子がマトリックス状に形成されたアレイ基板を具備し、前記第1のEL素子のカソード電極と前記第2のEL素子のカソード電極には異なる電圧が印加できるように構成されている。

【0008】また、第5に本発明はEL表示パネルに、マトリックス状に配置されたEL素子を有する画素と、前記EL素子の薄膜トランジスタのゲート信号線に接続されたゲートドライバと、前記EL素子に流す電流をプログラムする電流を出力するソースドライバとを具備し、前記ゲートドライバは前記画素を構成する薄膜トランジスタ素子の形成プロセスと同時に形成され、前記ゲートドライバ上にEL膜が形成され、前記EL膜上にカソード電極が形成されている。

【0009】また、第6に本発明はEL表示パネルに、1つの画素は、少なくとも、EL膜に流す電流を制御する駆動薄膜トランジスタと、ドライバから出力した電流を前記駆動薄膜トランジスタに流す経路を構成する第1のスイッチング薄膜トランジスタと、前記駆動薄膜トランジスタからの電流を前記EL膜に流す経路を構成する第2のスイッチング薄膜トランジスタから構成されている。

【0010】また、第7に本発明は情報表示装置に、マトリックス状に配置されたEL素子を有する画素と、前記EL素子の薄膜トランジスタのゲート信号線に接続されたゲートドライバと、前記EL素子に流す電流をプログラムする電流を出力するソースドライバと、電源発生回路と、画像メモリを有するコントロール回路とを具備し、前記ゲートドライバは前記画素を構成する薄膜トランジスタ素子の形成プロセスと同時に形成され、前記ゲートドライバの制御信号は前記電源発生回路が出力し、映像信号は前記コントロール回路から前記ソースドライバに印加される。

【0011】また、第8に本発明は情報表示装置に、マトリックス状に配置されたEL素子を有する画素と、前記EL素子の薄膜トランジスタのゲート信号線に接続されたゲートドライバと、前記EL素子に流す電流をプログラムする電流を出力するソースドライバと、電源発生回路と、画像メモリを有するコントロール回路とを具備し、前記ゲートドライバは前記画素を構成する薄膜トランジスタ素子の形成プロセスと同時に形成され、前記ゲートドライバの制御信号は前記コントロール回路が発生し、前記コントロール回路が発生した信号は前記ソースドライバでレベルシフトした後、前記ゲートドライバに

(4)

5

印加されている。

【0012】また、第9に本発明は情報表示装置に、EL表示パネルと、ダウンコンバータと、アップコンバータと、受話器と、スピーカとを具備している。

【0013】

【発明の実施の形態】本明細書において各図面は理解を容易にまたは作図を容易にするため、省略や拡大縮小した箇所がある。例えば、図3の表示パネルの断面図では封止膜73等を十分厚く図示している。また、図5等では画素電極に信号を印加する薄膜トランジスタ(TFT)等を省略している。また、本発明の表示パネル等では、位相補償のための位相フィルム等を省略しているが、適時付加することが望ましい。以上のこととは他の図面に対しても同様である。

【0014】また、同一番号または記号を付した箇所は同一の材料あるいは機能もしくは動作を有するものである。

【0015】なお、各図面等で説明した内容は特に断りがなくとも、他の実施例と組み合わせることができる。例えば、図5の表示パネルにタッチパネル等を付加し、情報表示装置とすることができます。また、拡大レンズを取り付け、ビデオカメラ等のビューファインダを構成することもできる。また、本発明は各画素にTFTが形成されたアクティブマトリックス型表示パネルを主として説明するがこれに限定されるものではなく、単純マトリックス型にも適用できるということはいうまでもない。このように、明細書、図面で説明した事項、内容、仕様は、特に例示されていなくとも、互いに組み合させて適用させることができる。

【0016】(実施の形態1) 現在、低消費電力かつ高表示品質であり、更に薄型化が可能な表示パネルとして、複数の有機エレクトロルミネッセンス(EL)素子をマトリックス状に配列して構成される有機EL表示パネルが注目されている。

【0017】有機EL表示パネルは、図2に示すように、画素電極としての透明電極48が形成されたアレイ基板49上に、電子輸送層、発光層、正孔輸送層等からなる少なくとも1層の有機EL層47、及び反射膜46(金属電極)が積層されたものである。透明電極48(陽極(アノード))にプラス、反射膜46(陰極(カソード))にマイナスの電圧を加え、両者間に直流電流を印加させることにより、有機EL層47が発光する。

【0018】このように、良好な発光特性を期待することのできる有機化合物を有機EL層に使用することによって、EL表示パネルが実用に耐え得るものになっている。

【0019】なお、カソード電極あるいは反射膜はITO電極に誘電体多層膜からなる光学的干渉膜を形成したものでもよい。誘電体多層膜とは低屈折率の誘電体膜と高屈折率の誘電体膜とを交互に多層形成したもの、つまり

6

り誘電体ミラーと呼ばれるものである。この誘電体多層膜は有機EL構造から放射される光の色調を良好なものにする機能(フィルタ効果)を有する。

【0020】反射膜46(金属電極)には、アルミニウム、マグネシウム、インジウム、銅または各々の合金等の仕事関数が小さいもの、特にAl-Li合金を用いることが好ましい。

【0021】また、透明電極48には、ITO(錫ドープ酸化インジウム)等の仕事関数が大きい導電性材料または金等を用いることができる。なお、金を電極材料として用いた場合、電極は半透明の状態となる。

【0022】なお、画素電極46などに薄膜を蒸着する際は、アルゴン雰囲気中で有機EL膜を成膜するとよい。また、画素電極46としてのITO上にカーボン膜20~50nmを成膜した場合、界面の安定性が向上し、発光輝度および発光効率も良好なものとなる。

【0023】(実施の形態2)以下、本発明のEL表示パネル構造の理解を容易とするため、まず、本発明の有機EL表示パネルの製造方法について説明をする。

【0024】放熱性を良くするため、アレイ基板49はサファイアガラスで形成してもよい。

【0025】または熱伝導性のよい薄膜あるいは厚膜を形成したりしてもよい。例えば、ダイヤモンド薄膜を形成した基板を使用することが例示される。もちろん、石英ガラス基板、ソーダガラス基板を用いてもよい。その他、アルミナ等のセラミック基板や銅等からなる金属板を使用したり、絶縁膜に金属膜を蒸着あるいは塗布等、コーティングしたもの用いてもよい。画素電極を反射型とする場合は、基板材料としては基板の表面方向より光が出射されるので、ガラス、石英や樹脂等の透明ないし半透明材料の他、ステンレス等の非透過材料を用いることもできる。この構成を図3に図示する。図3ではカソード電極をITO等の透明電極72で形成している。

【0026】また、アレイ基板にはプラスチック基板を用いてもよい。プラスチック基板は割れにくく、また、軽量のため携帯電話の表示パネル用基板として最適である。プラスチック基板は、芯材となるベース基板の一方の面に補助の基板を接着剤で貼り合わせて積層基板として用いることが好ましい。もちろん、これらの基板は板に限定するものではなく、厚さ0.05mm以上0.3mm以下のフィルムでもよい。

【0027】ベース基板の材料として、脂環式ポリオレフィン樹脂を用いることが好ましい。このような脂環式ポリオレフィン樹脂として日本合成ゴム社製のARTON(厚さ200μmの1枚板)が例示される。ベース基板の一方の面に、耐熱性、耐溶剤性または耐透湿性機能を持つハードコート層、および耐透気性機能を持つガスバリア層が形成されたポリエチル樹脂、ポリエチレン樹脂あるいはポリエーテルスルホン樹脂等からなる補助の基板(あるいはフィルムもしくは膜)を配置する。

(5)

7

【0028】1画素には複数のスイッチング素子あるいは電流制御素子としての薄膜トランジスタ(TFT)を形成する。形成するTFTは、同じ種類のTFTであってもよいし、Pチャンネル型とNチャンネル型のTFTというように、違う種類のTFTであってもよいが望ましくはスイッチング薄膜トランジスタ、駆動用薄膜トランジスタとも同極性のものが望ましい。またTFTの構造は、プレーナー型のTFTに限定されるものではなく、スタガーモード逆スタガーモードよく、また、セルフアライン方式を用いて不純物領域(ソース、ドレイン)が形成されたものでも、非セルフアライン方式によるものでもよい。

【0029】本発明のEL表示素子は、アレイ基板上に、ホール注入電極(画素電極)となるITOと、1種以上の有機層と、電子注入電極とが順次積層されたEL構造体を有し、前記アレイ基板にはTFTが設けられている。

【0030】本発明のEL表示素子を製造するには、まず、基板上にTFTのアレイを所望の形状に形成する。そして、平滑化膜上の画素電極として透明電極であるITOをスパッタ法で成膜、パターニングする。その後、有機EL層、電子注入電極等を積層する。

【0031】TFTとしては、通常の多結晶シリコンTFTを用いればよい。TFTは、EL構造体の各画素の端部に設けられ、その大きさは10～30μm程度である。なお、画素の大きさは20μm×20μm～300μm×300μm程度である。

【0032】アレイ基板上には、TFTの配線電極が設けられる。配線電極は抵抗が低く、しかもホール注入電極を電気的に接続して抵抗値を低く抑える機能があり、一般的にその配線電極は、Al、Alおよび遷移金属(ただしTiを除く)、Tiまたは窒化チタン(TiN)のいずれか1種または2種以上を含有するものが使われるが、本発明においてはこの材料に限られるものではない。EL構造体の下地となるホール注入電極とTFTの配線電極とを併せた全体の厚さとしては、特に制限はないが、通常100～1000nm程度とすればよい。

【0033】TFTの配線電極とEL構造体の有機層との間には絶縁層を設ける。絶縁層は、SiO₂等の酸化ケイ素、窒化ケイ素等の無機系材料をスパッタや真空蒸着で成膜したもの、SOG(スピンドオン・グラス)で形成した酸化ケイ素層、フォトレジスト、ポリイミド、アクリル樹脂等の樹脂系材料の塗膜等、絶縁性を有するものであればいずれであってもよいが、この中ではポリイミドが好ましい。また、絶縁層は、配線電極を水分や腐食から守る耐食・耐水膜の役割も果たす。

【0034】EL構造体の発光ピークは2つ以上であってもかまわない。例えば、本発明のEL表示素子における緑および青色発光部は、青緑色発光のEL構造体と、

8

緑色透過層または青色透過層との組み合わせにより得られる。赤色発光部は、青緑色発光のEL構造体と、このEL構造体の青緑色発光を赤色に近い波長に変換する蛍光変換層により得ることができる。

【0035】次に、本発明のEL表示素子を構成するEL構造体について説明する。本発明のEL構造体は、透明電極である電子注入電極と、1種以上の有機層と、ホール注入電極とを有する。有機層は、それぞれ少なくとも1層のホール輸送層および発光層を有し、例えば、電子注入輸送層、発光層、正孔輸送層、正孔注入層を順次有する。もしくは、ホール輸送層はなくてもよい。本発明のEL構造体の有機層は、種々の構成とすることができ、電子注入輸送層を省略したり、あるいは発光層と一体としたり、正孔注入輸送層と発光層とを混合してもよい。

【0036】ホール注入電極は、ホール注入電極側から発光した光を取り出す構造であるため、ITO(錫ドープ酸化インジウム)、IZO(亜鉛ドープ酸化インジウム)、ZnO、SnO₂、In₂O₃等が例として挙げられるが、特にITO、IZOが好ましい。ホール注入電極の厚さは、ホール注入を十分行える一定以上の厚さを有すれば良く、通常10～500nm程度とすることが好ましい。また、ホール注入電極は素子の信頼性を向上させるために駆動電圧が低いことが必要であるが、好ましいものとして、10～30Ω/□(膜厚50～300nm)のITOが挙げられる。実際に使用する場合には、ITO等のホール注入電極界面での反射による干渉効果が、光取り出し効率や色純度を十分に満たすように、電極の膜厚や光学定数を設定すればよい。このホール注入電極は、蒸着法等によても形成できるが、スパッタ法により形成されることが好ましい。スパッタガスとしては、特に限定されるものではなく、Ar、He、Ne、Kr、Xe等の不活性ガス、あるいはこれらの混合ガスを用いればよい。

【0037】電子注入電極は、スパッタ法等や好ましくは蒸着法で成膜される仕事関数の小さい金属、化合物または合金を用いた材料で構成される。例えば、K、Li、Na、Mg、La、Ce、Ca、Sr、Ba、Al、Ag、In、Sn、Zn、Zr等の金属元素単体、または安定性を向上させるためにそれらを含む2成分、または3成分の合金系を用いることが好ましい。合金系としては、例えばAg·Mg(Ag:1～20at%)、Al·Li(Li:0.3～14at%)、In·Mg(Mg:50～80at%)、Al·Ca(Ca:5～20at%)等が好ましい。電子注入電極薄膜の厚さは、電子注入を十分行える一定以上の厚さとすれば良く、0.1nm以上、好ましくは1nm以上とすればよい。また、その上限値に特に制限はないが、通常、膜厚は100～500nm程度とすればよい。

【0038】正孔注入層は、ホール注入電極からの正孔

(6)

9

の注入を容易にする機能を有し、正孔輸送層は、正孔を輸送する機能および電子を妨げる機能を有し、電荷注入層、電荷輸送層とも称される。

【0039】電子注入輸送層は、発光層に用いる化合物の電子注入輸送機能がさほど高くないとき等に設けられ、電子注入電極からの電子の注入を容易にする機能、電子を輸送する機能および正孔を妨げる機能を有する。

【0040】これらの正孔注入層、正孔輸送層および電子注入輸送層は、発光層へ注入される正孔や電子を増大・封止し、再結合領域を最適化させ、発光効率を改善する。なお、電子注入輸送層は、注入機能を持つ層と輸送機能を持つ層とに別個に設けてもよい。

【0041】発光層の厚さ、正孔注入層と正孔輸送層とを併せた厚さおよび電子注入輸送層の厚さは特に限定されず、形成方法によっても異なるが、通常5～100nm程度とすることが好ましい。

【0042】正孔注入層、正孔輸送層の厚さおよび電子注入輸送層の厚さは、再結合・発光領域の設計によるが、発光層の厚さと同程度もしくは1/10～10倍程度とすればよい。また、正孔注入層、正孔輸送層の厚さ、および電子注入層と電子輸送層とを分ける場合のそれぞれの厚さは、注入層は1nm以上、輸送層は20nm以上とするのが好ましい。このときの注入層、輸送層の厚さの上限は、通常、注入層で100nm程度、輸送層で100nm程度である。このような膜厚については注入輸送層を2層設けるときも同じである。

【0043】また、組み合わせる発光層や電子注入輸送層や正孔注入輸送層のキャリア移動度やキャリア密度（イオン化ポテンシャル・電子親和力により決まる）を考慮しながら膜厚をコントロールすることで、再結合領域・発光領域を自由に設計することが可能であり、発光色の設計や、両電極の干渉効果による発光輝度・発光スペクトルの制御や、発光の空間分布の制御を可能にできる。

【0044】本発明のEL素子の発光層には、発光機能を有する化合物である蛍光性物質を含有させる。この蛍光性物質としては、例えば、特開昭63-264692号公報等に開示されているようなトリス(8-キノリノラト)アルミニウム(A1q3)等の金属錯体色素、特開平6-110569号公報(フェニルアントラセン誘導体)、特開平6-114456号公報(テトラアリールエテン誘導体)、特開平6-100857号公報、特開平2-247278号公報等に開示されているような青緑色発光材料が挙げられる。

【0045】また、正孔注入層・正孔輸送層には、例えば、特開昭63-295695号公報、特開平2-191694号公報、特開平3-792号公報、特開平5-234681号公報、特開平5-239455号公報、特開平5-299174号公報、特開平7-126225号公報、特開平7-126226号公報、特開平8-

10

100172号公報、EP0650955A1等に記載されている各種有機化合物を用いることができる。

【0046】また、上記これらの正孔注入輸送層、発光層および電子注入輸送層の形成には、均質な薄膜が形成できることから真空蒸着法を用いることが好ましい。

【0047】(実施の形態3)以下、本発明のEL表示パネルの製造方法および構造についてさらに詳しく説明する。先にも説明したように、まず、アレイ基板49に画素を駆動するTFT11を形成する。1つの画素は4個または5個のTFTで構成される。また、画素は電流プログラムされ、そのプログラムされた電流がEL素子に供給される。このTFT11の組合せ等画素構成については後に説明をする。次に、TFT11に正孔注入電極としての画素電極(透明電極)を形成する。透明電極48はフォトリソグラフィーによりパターン化する。

【0048】フォトリソグラフィー後の基板処理は市販のレジスト剥離液(ジメチルスルホキシドとnメチル2ピロリドンとの混合溶液)に浸漬して剥離を行った後、アセトンでリーンし、さらに発煙硝酸中に1分間浸漬して完全にレジストを除去する。透明電極48であるITO表面の洗浄は、基板の表裏両面に対して十分に行い、テトラメチルアンモニウムハイドロオキサイドの0.238%水溶液を十分に供給しながら、ナイロンブラシによる機械的な擦り洗浄を行うとよい。その後、純水で十分にすすぎ、スピンドル乾燥を行う。また有機薄膜EL素子の蒸着前には、市販のプラズマリアクター(ヤマト科学株式会社製、PR41型)中で、酸素流量20sccm、圧力0.2Torr(26.6Pa)、高周波出力300Wの条件で1分間の酸素プラズマ処理を行ってから、EL蒸着槽内に配置するとよい。

【0049】しかし、洗浄時に酸素プラズマ、O₂アッシュを使用すると、透明電極48の周辺部の平滑化膜71も同時にアッギングされ、透明電極48の周辺部がえぐられてしまう。この課題を解決するために、本発明では図4で示すように透明電極48周辺部にアクリル樹脂からなるエッジ保護膜81を形成している。エッジ保護膜81の構成材料としては、平滑化膜71を構成するアクリル系樹脂、ポリイミド樹脂等の有機材料と同一の材料が例示され、その他、SiO₂、SiNx等の無機材料やAl₂O₃等も例示される。

【0050】エッジ保護膜81は透明電極48のパテニング後、透明電極48間を埋めるように形成される。もちろん、このエッジ保護膜81を2μm以上4μm以下の高さに形成し、有機EL材料を塗り分ける際のメタルマスクの土手(メタルマスクが透明電極48と直接接しないようにするスペース)としてもよいことは言うまでもない。

【0051】真空蒸着装置は市販の高真空蒸着装置(日本真空技術株式会社製、EBV-6DA型)を改造した装置を用いる。主たる排気装置は排気速度1500リッ

(7)

11

トル/m in のターボ分子ポンプ（大阪真空株式会社製、TC1500）であり、到達真圧度は約 1×10^{-6} Torr (133.322×10^{-6} Pa) 以下であり、全ての蒸着は $2 \sim 3 \times 10^{-6}$ Torr ($26.6 \sim 39.9 \times 10^{-6}$ Pa) の範囲で行う。また、全ての蒸着はタンクステン製の抵抗加熱式蒸着ポートに直流電源（菊水電子株式会社製、PAK10-70A）を接続して行うとい。

【0052】このようにして真空層中に配置したアレイ基板上に、カーボン膜 $20 \sim 50$ nm を成膜する。次に、正孔注入層として 4-(N,N-ビス(p-メチルフェニル)アミノ)- α -フェニルスチルベンを 0.3 nm/s の蒸着速度で膜厚約 5 nm に形成する。

【0053】正孔輸送層として、N,N'-ビス(4-ジフェニルアミノ-4-ビフェニリル)-N,N'-ジフェニルベンジジン（保土ヶ谷化学株式会社製）と、4-N,N-ジフェニルアミノ- α -フェニルスチルベンを、それぞれ 0.3 nm/s および 0.01 nm/s の蒸着速度で共蒸着して膜厚約 80 nm に形成する。

【0054】発光層（電子輸送層）としてトリス(8-キノリノラト)アルミニウム（同仁化学株式会社製）を 0.3 nm/s の蒸着速度で膜厚約 40 nm に形成する。

【0055】次に、電子注入電極として、AlLi 合金（高純度化学株式会社製、Al/Li 重量比 99/1）から低温で Li のみを、約 0.1 nm/s の蒸着速度で膜厚約 1 nm に形成し、続いてその AlLi 合金をさらに昇温し、Li が出尽くした状態から、Al のみを約 1.5 nm/s の蒸着速度で膜厚約 100 nm に形成し、積層型の電子注入電極とした。

【0056】このようにして作成した有機薄膜 EL 素子は、蒸着槽内を乾燥室素でリークした後、乾燥室素雰囲気下で、コーニング 7059 ガラス製の封止フタ 41 をシール剤 45（アネルバ株式会社製、商品名スーパーバックシール 953-7000）で貼り付けて表示パネルとした。なお、封止フタ 41 とアレイ基板 49 との空間には乾燥剤 55 を配置する。これは、有機 EL 膜が湿度に弱いため、乾燥剤 55 によりシール剤 45 を浸透する水分を吸収し有機 EL 膜 47 の劣化を防止している。

【0057】シール剤 45 からの水分の浸透を抑制するためには外部からの経路（パス）を長くすることが良好な対策である。このため、本発明の表示パネルでは、表示領域の周辺部に微細な凹部 43、凸部 44 を形成している。アレイ基板 49 の周辺部に形成した凸部 44 は少なくとも 2 重に形成する。凸と凸との間隔（形成ピッチ）は $100 \mu m$ 以上 $500 \mu m$ 以下に、また、凸の高さは $30 \mu m$ 以上 $300 \mu m$ 以下に形成することが好ましい。この凸部はスタンパ技術で形成する。

【0058】一方、封止フタ 41 にも凹部 43 を形成する。凹部 43 の形成ピッチは凸部 44 の形成ピッチと同じ

(7)

12

一にする。このようにすることで、凹部 43 に凸部 44 がちょうどはまり込むので、表示パネルの製造時に封止フタ 41 とアレイ基板 49 との位置ずれが発生しない。凹部 43 と凸部 44 間にはシール剤 45 を配置する。シール剤 45 は封止フタ 41 とアレイ基板 49 とを接着するとともに、外部からの水分の浸入を防止する。

【0059】シール剤 45 としては UV（紫外線）硬化型でアクリル系の樹脂からなるものを用いることが好ましい。また、アクリル樹脂はフッ素基を有するものを用いることが好ましい。その他、エポキシ系の接着剤あるいは粘着剤を用いてもよい。接着剤あるいは粘着剤の屈折率は 1.47 以上 1.54 以下のものを用いることが好ましい。特にシール接着剤は酸化チタンの微粉末、酸化シリコン等の微粉末を重量比で 6.5% 以上 9.5% 以下の割合で添加し、この微粉末の粒子径を平均直径 $20 \mu m$ 以上 $100 \mu m$ 以下とすることが好ましい。これは微粉末の重量比が多くなるほど外部からの湿度の進入を抑制する効果が高くなるからである。しかし、あまりに多いと気泡等が入りやすく、かえって空間が大きくなりシール効果が低下してしまう。

【0060】乾燥剤の重量はシールの長さ 10 mm あたり 0.04 g 以上 0.2 g 以下、できれば 0.06 g 以上 0.15 g 以下とすることが望ましい。これは乾燥剤の量が少なすぎると水分防止効果が薄れ、すぐに有機 EL 層が劣化するためである。逆に多すぎると乾燥剤がシールをする際に障害となり、良好なシールを行うことができない。

【0061】図 2 ではガラスのフタ 41 を用いて封止する構成であるが、図 3 のようにフィルムを用いた封止であってもよい。例えば、封止フィルムとしては電解コンデンサのフィルムに DLC（ダイヤモンド ライク カーボン）を蒸着したもの用いることが例示される。このフィルムは水分浸透性が極めて悪い（防湿）ので、封止膜 73 として使用可能である。また、DLC 膜を透明電極 72 の表面に直接蒸着する構成でも可能である。

【0062】有機 EL 層 47 から発生した光の半分は、反射膜 46 で反射され、アレイ基板 49 を透過して出射される。しかし、反射膜 46 は外光を反射するため写り込みが発生し、表示コントラストを低下させる。この対策のために、アレイ基板 49 に $\lambda/4$ 板 50 および偏光板 54 を配置している。なお、画素が反射電極の場合は有機 EL 層 47 から発生した光は上方向に出射される。したがって、 $\lambda/4$ 板 50 および偏光板 54 は光出射側に配置されなければならない。なお、反射型画素は、透明電極 48 を、アルミニウム、クロム、銀等で構成されている。また、透明電極 48 の表面に、凸部（もしくは凹凸部）を設けることで有機 EL 層との界面が広くなつて発光面積が大きくなり、発光効率が向上する。

【0063】アレイ基板 49 と偏光板（偏光フィルム）54 間には 1 枚あるいは複数の位相フィルム（位相板、

(8)

13

位相回転手段、位相差板、位相差フィルム)が配置される。位相フィルムとしてはポリカーボネートを使用することが好ましい。この位相フィルムは入射光を出射光に対して位相差を発生させ、効率よく光変調を行うのに寄与する。

【0064】その他、位相フィルムとして、ポリエスチル樹脂、PVA樹脂、ポリサルホン樹脂、塩化ビニール樹脂、ゼオネックス樹脂、アクリル樹脂、ポリスチレン樹脂等の有機樹脂板あるいは有機樹脂フィルム等を用いてよい。その他、水晶等の結晶を用いてよい。1つの位相板の位相差は一軸方向に50nm以上350nm以下、できれば80nm以上220nm以下とすることが好ましい。

【0065】なお、図3に図示するように位相フィルムと偏光板とを一体化した円偏光板74(円偏光フィルム)を用いてよい。

【0066】 $\lambda/4$ 板(位相フィルム)50は染料あるいは顔料で着色し、カラーフィルタとしての機能をもたせることができが好ましい。特に有機EL層は赤(R)の純度が悪いので、着色した $\lambda/4$ 板50で一定の波長範囲をカットして色温度を調整する。カラーフィルタは、染色フィルタとして顔料分散タイプの樹脂で設けられるのが一般的であり、この顔料が特定の波長帯域の光を吸収し、吸収されなかつた波長帯域の光を透過する。

【0067】以上のように、位相フィルムの一部もしくは全体を着色したり、一部もしくは全体に拡散機能をもたせてよい。また、表面をエンボス加工したり、反射防止のために反射防止膜を形成してもよい。また、画像表示に有効でない箇所もしくは支障のない箇所に、遮光膜もしくは光吸収膜を形成し、表示画像の黒レベルをひきしめたり、ハレーション防止によるコントラスト向上効果を発揮させたりすることが好ましい。また、位相フィルムの表面に凹凸を形成することによりかまぼこ状あるいはマトリックス状にマイクロレンズを形成してもよい。マイクロレンズは1つの画素電極あるいは3原色の画素にそれぞれ対応するように配置しておく。

【0068】先にも記述したが、カラーフィルタの形成時に圧延、もしくは光重合により一定の方向に位相差を発生させることができるので、位相フィルムの機能はカラーフィルタに持たせてもよい。その他、図3の平滑化膜71を光重合させることにより位相差を持たせてもよい。このように構成すれば位相フィルムを基板外に構成あるいは配置する必要がなくなり、表示パネルの構成も簡易になり低コスト化が望める。なお、以上の事項は偏光板にも適用できる。

【0069】偏光板(偏光フィルム)54を構成する主たる材料としてはTACフィルム(トリアセチルセルロースフィルム)が最適である。TACフィルムは、優れた光学特性、表面平滑性および加工適性を有するからである。TACフィルムの製造については、溶液流延製膜

14

技術で作製することが最適である。

【0070】偏光板はヨウ素等をポリビニールアルコール(PVA)樹脂に添加した樹脂フィルムのものが例示される。一对の偏光分離手段の偏光板は入射光のうち特定の偏光軸方向と異なる方向の偏光成分を吸収することにより偏光分離を行うので、光の利用効率が比較的悪い。そこで、入射光のうち特定の偏光軸方向と異なる方向の偏光成分(*reflective polarizer*:リフレクティブ・ポラライザー)を反射することにより偏光分離を行う反射偏光子を用いてよい。このように構成すれば、反射偏光子により光の利用効率が高まって、偏光板を用いた上述の例よりもより明るい表示が可能となる。

【0071】また、このような偏光板や反射偏光子以外にも、本発明の偏光分離手段としては、コレステリック液晶層と(1/4) λ 板を組み合わせたもの、ブリュスターの角度を利用して反射偏光と透過偏光とに分離するもの、ホログラムを利用するもの、偏光ビームスプリッタ(PBS)等を用いることも可能である。

【0072】図2では図示していないが、偏光板54の表面にはAIRコートを施している。AIRコートは誘電体単層膜もしくは多層膜で形成する構成が例示される。その他、1.35~1.45の低屈折率の樹脂を塗布してもよい。例えば、フッ素系のアクリル樹脂等が例示される。特に屈折率が1.37以上1.42以下のものが良好である。

【0073】また、AIRコートには3層構成あるいは2層構成がある。3層構成は広い可視光の波長帯域での反射を防止するために用いられ、これをマルチコートと呼ぶ。2層構成は特定の可視光の波長帯域での反射を防止するために用いられ、これをVコートと呼ぶ。マルチコートとVコートは表示パネルの用途に応じて使い分ける。なお、AIRコートは2層構成以上のものと限定されるものではなく、1層構成でもよい。

【0074】マルチコートの場合は酸化アルミニウム(Al_2O_3)を光学的膜厚 $n d = \lambda/4$ 、ジルコニア(ZrO_2)を $n d 1 = \lambda/2$ 、フッ化マグネシウム(MgF_2)を $n d 1 = \lambda/4$ 積層して形成する。通常、薄膜は $\lambda = 520\text{ nm}$ もしくはその近傍の値として形成される。Vコートの場合は一酸化シリコン(SiO)を光学的膜厚 $n d 1 = \lambda/4$ とフッ化マグネシウム(MgF_2)を $n d 1 = \lambda/4$ 、もしくは酸化イットリウム(Y_2O_3)とフッ化マグネシウム(MgF_2)を $n d 1 = \lambda/4$ 積層して形成する。SiOは青色側に吸収帯域があるため青色光を変調する場合は物質の安定性から見ても Y_2O_3 を用いた方がよい。また、SiO₂薄膜を使用してもよい。もちろん、低屈折率の樹脂等を用いてAIRコートとしてもよい。例えば、フッ素等のアクリル樹脂が例示される。これらは紫外線硬化タイプを用いることが好ましい。

(9)

15

【0075】なお、表示パネルに静電気がチャージされることを防止するため、表示パネル等の表面に親水性の樹脂を塗布しておくことが好ましい。その他、表面反射を防止するため、偏光板54の表面等にエンボス加工を行ってもよい。

【0076】また、透明電極48にはTFTが接続されたがこれに限定されるものではない。アクティブマトリックスは、スイッチング素子として薄膜トランジスタ(TFT)の他、ダイオード方式(TFD)、バリスタ、サイリスタ、リングダイオード、PLZT素子等でも可能である。また、TFTはLDD(ロードピーニングドレイン)構造を採用することが好ましい。なお、TFTとは、FETなどスイッチング等のトランジスタ動作をするすべての素子一般を意味する。また、EL膜の構成、パネル構造等は単純マトリックス型表示パネルにも適用できる。また、本明細書ではEL素子として有機EL素子を例にあげて説明したがこれに限定されるものではなく、無機EL素子でも適用できる。

【0077】有機ELパネルに用いられるアクティブマトリックス方式は、(1)特定の画素を選択し、必要な表示情報を与えられること、(2)1フレーム期間を通じてEL素子に電流を流すことができることという2つの条件を満たせなければならない。この2つの条件を満たすため、図22に示す従来の有機ELの素子構成において、第1のTFT11aは画素を選択するためのスイッチング用薄膜トランジスタ、第2のTFT11bはEL素子15に電流を供給するための駆動用薄膜トランジスタとする。ここで液晶に用いられるアクティブマトリックス方式と比較すると、スイッチング用TFT11aは液晶用にも必要であるが、駆動用TFT11bはEL素子15を点灯させるために必要である。この理由として、液晶の場合は、電圧を印加することでオン状態を保持することができるが、EL素子15の場合は、電流を流し続けなければ画素16の点灯状態を維持できないからである。

【0078】したがって、有機ELパネルでは電流を流し続けるために駆動用TFT11bをオンさせ続けなければならない。走査線、データ線が両方ともオンになると、スイッチング用TFT11aを通してキャパシタ19に電荷が蓄積される。このキャパシタ19が駆動用TFT11bのゲートに電圧を加え続けるため、スイッチング用TFT11aがオフになっても、電流供給線20から電流が流れ続け、1フレーム期間にわたり画素16をオンできる。

【0079】この構成を用いて階調を表示させる場合、駆動用TFT11bのゲート電圧として階調に応じた電圧を印加する必要がある。したがって、駆動用TFT11bのオン電流のばらつきがそのまま表示に現れる。

【0080】トランジスタのオン電流は単結晶で形成されたトランジスタであれば、きわめて均一であるが、安

(9)

16

価なガラス基板に形成することのできる、形成温度が450度以下の低温ポリシリコン技術で形成した低温多結晶トランジスタでは、±0.2V~0.5Vの範囲でその閾値のばらつきを持つため、駆動用TFT11bを流れるオン電流がこれに対応してばらつき、表示ムラが発生する。これらのムラは、閾値電圧のばらつきのみならず、TFTの移動度、ゲート絶縁膜の厚み等でも発生する。

【0081】したがって、アナログ的に階調を表示させる方法では、均一な表示を得るために、デバイスの特性を厳密に制御する必要があり、現状の低温多結晶ポリシリコンTFTではこのばらつきを所定範囲以内に抑えるというスペックを満たせない。この問題を解決するために、1画素内に4つのトランジスタを設けて、閾値電圧のばらつきをコンデンサにより補償させて均一な電流を得る方法や、定電流回路を1画素ごとに形成し電流の均一化を図る方法等が考えられる。

【0082】しかしながら、これらの方法は、プログラムされる電流がEL素子15を通じてなされるため、電流経路が変化した場合に電源ラインに接続されるスイッチングトランジスタに対し駆動電流を制御するトランジスタがソースフォロワとなり駆動マージンが狭くなる。そのため、駆動電圧が高くなるという課題を有することになる。

【0083】また、電源に接続するスイッチングトランジスタをインピーダンスの低い領域で使用する必要があり、この動作範囲がEL素子15の特性変動により影響を受けるという課題もある。その上、飽和領域における電圧電流特性にキック電流が発生した場合、またはトランジスタの閾値電圧の変動が発生した場合、記憶された電流値が変動するという課題もある。

【0084】本発明のEL素子構造は、上記課題に対して、EL素子15に流れる電流を制御するトランジスタが、ソースフォロワ構成とならず、かつそのトランジスタにキック電流があつても、キック電流の影響を最小限に抑えることができ、記憶される電流値の変動をも小さくすることができる構成である。

【0085】本発明のEL素子構造は、具体的には図5(a)に示すように単位画素が最低4つからなる複数のTFT11ならびにEL素子により形成される。なお、画素電極はソース信号線と重なるように構成する。つまり、ソース信号線18上に絶縁膜あるいはアクリル材料からなる平滑化膜を形成して絶縁し、この絶縁膜上に画素電極を形成する。このようにソース信号線18上に画素電極を重ねる構成をハイアパー(CHA)構造と呼ぶ。

【0086】第1のゲート信号線(第1の走査線)17aをアクティブ(ON電圧を印加)することにより第1のTFT(あるいはスイッチング素子)11aおよび第3のTFT(あるいはスイッチング素子)11cを通

(10)

17

して、前記E L素子15に流すべき電流値を流し、第1のTFTのゲートとドレイン間を短絡するように第2のTFT11bが第1のゲート信号線17aをアクティブ(ON電圧を印加)することで開くと共に、第1のTFT11aのゲートとソース間に接続されたキャパシタ19に、前記電流値を流すように第1のTFT11aのゲート電圧(あるいはドレイン電圧)を記憶させる。

【0087】なお、第1のTFT11aのソースゲート間容量であるキャパシタ19は0.2pF以上の容量とすることが好ましい。他の構成として、別途キャパシタを形成する例もある。これはキャパシタ電極レイヤーとゲート絶縁膜およびゲートメタルから蓄積容量を形成する構成例である。M3トランジスタ11cのリークによる輝度低下を防止する観点、表示動作を安定化させるための観点からはこのように別途キャパシタを構成する方が好ましい。

【0088】なお、キャパシタ19は隣接する画素間の非表示領域に形成されることが好ましい。一般的に、フルカラー有機EL層を作成する場合、有機EL層をメタルマスクによるマスク蒸着で形成するため、EL層の形成位置に位置ずれが発生し、各色の有機EL層が重なる危険性がある。そのため、各色の隣接する画素間の非表示領域は10μm以上離れてなければならず、またこの部分は発光に寄与しない部分となる。したがって、キャパシタ19をこの領域に形成することは開口率向上のために有効な手段となる。

【0089】次に、第1のゲート信号線17aを非アクティブ(OFF電圧を印加)、第2のゲート信号線17bをアクティブとして、電流の流れる経路を前記第1のTFT11aならびにEL素子15に接続された第4のTFT11dならびに前記EL素子15を含む経路に切り替えて、記憶した電流を前記EL素子15に流すように動作する。

【0090】この回路は1画素内に4つのTFT11を有しており、第1のトランジスタM1のゲートは第2のトランジスタM2のソースに接続されており、第2のトランジスタM2および第3のトランジスタM3のゲートは第1のゲート信号線17aに、第2のトランジスタM2のドレインは第3のトランジスタM3のソースならびに第4のトランジスタM4のソースに接続され、第3のトランジスタM3のドレインはソース信号線18に接続されている。第4のトランジスタM4のゲートは第2のゲート信号線17bに接続され、第4のトランジスタM4のドレインはEL素子15のアノード電極に接続されている。

【0091】なお、図5ではすべてのTFTはPチャンネルで構成している。Pチャンネルは多少NチャンネルのTFTに比較してモビリティが低いが、耐圧が大きくまた劣化も発生しにくいので好ましい。しかし、本発明はEL素子構成をPチャンネルで構成することのみに限

18

定するものではない。Nチャンネルのみで構成してもよく、また、NチャンネルとPチャンネルの両方を用いて構成してもよい。

【0092】なお、第3および第4のトランジスタは同一の極性、かつNチャンネルで構成し、第1および第2のトランジスタはPチャンネルで構成することが好ましい。一般的にPチャンネルトランジスタはNチャンネルトランジスタと比較して、信頼性が高い、キンク電流が少ない等の特長があり、電流を制御することによって目的とする発光強度を得るEL素子に対しては、第1のTFT11aをPチャンネルにすると効果が大きくなる。

10

【0093】以下、本発明のEL素子構成について図6を用いて説明する。本発明のEL素子構成は2つのタイミングにより制御される。第1のタイミングは必要な電流値を記憶させるタイミングである。このタイミングでTFT11bならびにTFT11cがONすることにより、等価回路として図6(a)となる。ここで、信号線より所定の電流I1が書き込まれる。これによりTFT11aはゲートとドレインが接続された状態となり、このTFT11aとTFT11cを通じて電流I1が流れれる。従って、TFT11aのソースゲート間の電圧は電流I1が流れるようにV1となる。

20

【0094】第2のタイミングはTFT11aとTFT11cが閉じ、TFT11dが開くタイミングであり、そのときの等価回路は図6(b)となる。この場合、M1のTFT11aは常に飽和領域で動作するため、電流I1は一定となり、TFT11aのソースゲート間の電圧V1は保持されたままとなる。

30

【0095】なお、TFT11aのゲートとTFT11cのゲートは同一のゲート信号線11aに接続している。しかし、TFT11aのゲートとTFT11cのゲートとを異なるゲート信号線11に接続してもよい(SA1とSA2とを個別に制御できるようにする)。つまり、1画素のゲート信号線は3本となてもよい(図5の構成は2本である)。TFT11aのゲートのON/OFFタイミングとTFT11cのゲートのON/OFFタイミングを個別に制御することにより、TFT11のばらつきによるEL素子15の電流値ばらつきをさらに低減することができる。

40

【0096】第1のゲート信号線17aと第2のゲート信号線17bとを共通にし、第3および第4のトランジスタを異なった導電型(NチャンネルとPチャンネル)とすると、駆動回路の簡略化、ならびに画素の開口率を向上させることができる。このように構成すれば、本発明の動作タイミングとしては信号線からの書き込み経路がオフになる。すなわち所定の電流が記憶される際に、電流の流れる経路に分岐があると正確な電流値がM1のソースゲート間容量(コンデンサ)に記憶されない。TFTM3とTFTM4を異なった導電形とし、お互いの閾値を制御することによって走査線の切り替わりのタ

50

(11)

19

タイミングで必ずM3がオフした後にM4がオンすることが可能になる。ただしこの場合、お互いの閾値を正確にコントロールするため、プロセスの注意が必要である。

【0097】なお、以上述べた回路は最低4つのトランジスタで実現可能であるが、より正確なタイミングのコントロールあるいは後述するように、ミラー効果低減のためにTFT11e(M5)を図5(b)に示すようにカスケード接続してトランジスタの総数が4以上になつても動作原理は同じである。このようにTFT11eを加えた構成とすることにより、トランジスタM3を介してプログラムした電流をより精度よくEL素子15に流すことができるようになる。

【0098】図5の構成において、第1のTFT11aの飽和領域における電流値 I_{ds} が下式の条件を満たすことがさらに好ましい。なお、下式において λ の値は、隣接する画素間において0.01以上0.06以下の条件を満たすものである。

【0099】

$$I_{ds} = k * (V_{gs} - V_{th})^2 (1 + V_{ds} * \lambda)$$

本発明では、TFT11aの動作範囲を飽和領域に限定するが、一般的に飽和領域におけるトランジスタ特性は、理想的な特性より外れ、ソースドレイン間電圧の影響を受ける(ミラー効果)。

【0100】隣接する画素におけるそれぞれのTFT11aに ΔV_t なる閾値のシフトが発生した場合を考える。この場合、記憶される電流値は同じである。閾値のシフトを ΔL とすれば、約 $\Delta V_t \times \lambda$ はTFT11aの閾値が変動することによるEL素子15の電流値のずれに相当する。したがって、電流のずれを x (%)以下に抑えるためには、閾値のシフトの許容量を隣接する画素間で y (V)として、 λ は $0.01 \times x / y$ 以下でなければならないことが判る。この許容値はアプリケーションの輝度により変化する。輝度が $100\text{cd}/\text{m}^2$ から $1000\text{cd}/\text{m}^2$ までの輝度領域においては、変動量が2%以上あれば人間は変動した境界線を認識する。したがって、輝度(電流量)の変動量が2%以内であることが必要である。輝度が $100\text{cd}/\text{cm}^2$ より高い場合は隣接する画素の輝度変動量は2%以上となる。本発明のEL表示素子を携帯端末用ディスプレイとして用いる場合、その要求輝度は $100\text{cd}/\text{m}^2$ 程度である。実際に図5の画素構成を試作し、閾値の変動を測定すると、隣接する画素のTFT11aにおいては閾値の変動の最大値は0.3Vであることが判った。したがって、輝度の変動を2%以内に抑えるためには λ は0.06以下でなければならない。しかし、人間が変化を認識することができないので、 λ は0.01以下にする必要はない。また、この閾値のばらつきを達成するためにはトランジスタサイズを十分大きくする必要があり、非現実的である。

【0101】また、第1のTFT11aの飽和領域にお

20

ける電流値 I_{ds} が下式を満たすように構成されるとが好ましい。なお、 λ の変動が隣接する画素間において1%以上5%以下とする。

【0102】

$I_{ds} = k * (V_{gs} - V_{th})^2 (1 + V_{ds} * \lambda)$

隣接する画素間において、たとえ閾値の変動が存在しない場合でも上記式の λ に変動があれば、EL素子を流れる電流値が変動する。変動を±2%以内に抑えるためには、 λ の変動を±5%に抑えなければならない。しかし、人間が変化を認識することができないので、1%以下にする必要はない。また、1%以下を達成するためにはトランジスタサイズを相当に大きくする必要があり、非現実的である。

【0103】また、実験、アレイ試作および検討によれば第1のTFT11aのチャンネル長を $10\mu\text{m}$ 以上 $200\mu\text{m}$ 以下とすることが好ましい。さらに好ましくは、第1のTFT11aのチャンネル長を $15\mu\text{m}$ 以上 $150\mu\text{m}$ 以下とすることが好ましい。これは、チャンネル長Lを長くした場合、チャンネルに含まれる粒界が増えることによって電界が緩和され、キック効果が低く抑えられるためであると考えられる。

【0104】また、画素を構成するTFT11が、レーザ再結晶化方法(レーザアニール)により形成されたポリシリコンTFTで形成され、すべてのトランジスタにおけるチャンネルの方向がレーザの照射方向に対して同一の方向であることが好ましい。

【0105】本発明の目的は、トランジスタ特性のばらつきが表示に影響を与えない回路構成を提案するものであり、そのために4トランジスタ以上が必要となる。これらトランジスタ特性により、回路定数を決定する場合、4つのトランジスタの特性がそろわなければ、適切な回路定数を求めることが困難である。レーザ照射の長軸方向に対して、チャンネル方向が水平の場合と垂直の場合では、トランジスタ特性の閾値と移動度が異なって形成される。なお、どちらの場合もばらつきの程度は同じである。水平方向と垂直方向では、移動度、閾値の平均値が異なる。したがって、画素を構成するすべてのトランジスタのチャンネル方向は同一である方が望ましい。

【0106】また、キャパシタ19の容量値を C_s 、第2のTFT11bのオフ電流値を I_{off} とした場合、次式を満たすことが好ましい。

【0107】 $3 < C_s / I_{off} < 24$

さらに好ましくは、次式を満たすことが好ましい。

【0108】 $6 < C_s / I_{off} < 18$

TFT11bのオフ電流を 5pA 以下とすることにより、EL素子を流れる電流値の変化を2%以下に抑えることが可能である。これはリーク電流が増加すると、電圧非書き込み状態においてゲートソース間(コンデンサの両端)に貯えられた電荷を1フィールド間保持でき

(12)

21

ないためである。したがって、キャパシタ19の蓄積用容量が大きければオフ電流の許容量も大きくなる。前記式を満たすことによって隣接画素間の電流値の変動を2%以下に抑えることができる。

【0109】また、アクティブマトリックスを構成するトランジスタがp-c-hポリシリコン薄膜トランジスタによって構成され、TFT11bがデュアルゲート以上であるマルチゲート構造とされることが好ましい。TFT11bは、TFT11aのソースドレイン間のスイッチとして作用するため、できるだけON/OFF比の高い特性が要求される。TFT11bのゲートの構造をデュアルゲート構造以上のマルチゲート構造とすることによりON/OFF比の高い特性を実現できる。

【0110】また、アクティブマトリックスを構成するトランジスタがポリシリコン薄膜トランジスタで構成されており、各トランジスタの(チャンネル幅W) * (チャンネル長L)を $5.4\mu\text{m}^2$ 以下とすることが好ましい。(チャンネル幅W) * (チャンネル長L)とトランジスタ特性のばらつきとは相関がある。トランジスタ特性におけるばらつきの原因は、レーザの照射によるエネルギーのばらつき等に起因するものが多く、これを吸収するためにには、できるだけレーザの照射ピッチ(一般的には $1.0\text{数}\mu\text{m}$)をチャンネル内により多く含む構造が望ましい。そこで、各トランジスタの(チャンネル幅W) * (チャンネル長L)を $5.4\mu\text{m}^2$ 以下とすると、レーザ照射に起因するばらつきがなく、特性のそろった薄膜トランジスタを得ることができる。なお、あまりにもトランジスタサイズが小さくなると面積による特性ばらつきが発生するので、各トランジスタの(チャンネル幅W) * (チャンネル長L)は $9\mu\text{m}^2$ 以上、さらに好ましくは、各トランジスタの(チャンネル幅W) * (チャンネル長L)は $1.6\mu\text{m}^2$ 以上 $4.5\mu\text{m}^2$ 以下となるようとする。

【0111】また、隣接する単位画素での第1のTFT11aの移動度変動を20%以下にすることが好ましい。なぜなら、移動度が不足することによりスイッチングトランジスタの充電能力が劣化し、時間内に必要な電流値を流すまでに、M1のゲート-ソース間の容量を充電できないからである。したがって、移動のばらつきを20%以内に抑えることで画素間の輝度のばらつきを認知限以下にすることができる。

【0112】以上、図5を画素構成として説明したが、図7、図8に図示する構成にも適用することができる。以下、図7等の画素構成について説明をする。

【0113】EL素子15に流す電流を設定する時、TFT11aに流す信号電流をIw、その結果TFT11aに生ずるゲート-ソース間電圧をVgsとする。書き込み時はTFT11dによってTFT11aのゲート-ドレイン間が短絡されているので、TFT11aは飽和領域で動作する。よって、信号電流Iwは、以下の数式

22

で与えられる。

【0114】(数1)

$$Iw = \mu_1 \cdot Cox_1 \cdot W_1 / L_1 / 2 \quad (V_{gs} - V_{th})^2$$

ここでCoxは単位面積当たりのゲート容量であり、 $Cox = \epsilon_0 \cdot \epsilon_r / d$ で与えられる。VthはTFTの閾値、 μ はキャリアの移動度、Wはチャンネル幅、Lはチャンネル長、 ϵ_0 は真空の移動度、 ϵ_r はゲート絶縁膜の比誘電率を示し、dはゲート絶縁膜の厚みである。

【0115】EL素子15に流れる電流をIddとするとき、Iddは、EL素子15と直列に接続されるTFT11bによって電流レベルが制御される。本発明では、そのゲート-ソース間電圧が(数1)のVgsに一致するので、TFT11bが飽和領域で動作すると仮定すれば、以下の数式が成り立つ。

【0116】(数2)

$$Idr v = \mu_2 \cdot Cox_2 \cdot W_2 / L_2 / 2 \quad (V_{gs} - V_{th})^2$$

20 絶縁ゲート電界効果型の薄膜トランジスタ(TFT)が飽和領域で動作するための条件は、Vdsをドレイン-ソース間電圧として、一般に以下の数式で与えられる。

【0117】(数3)

$$|Vds| > |V_{gs} - V_{th}|$$

ここでTFT11aとTFT11bは、小さな画素内部に近接して形成されるため、大略 $\mu_1 = \mu_2$ 及び $Cox_1 = Cox_2$ であり、特に工夫を凝らさない限り、 $V_{th1} = V_{th2}$ と考えられる。すると、このとき(数1)及び(数2)から容易に以下の数式が導かれる。

【0118】(数4)

$$Idr v / Iw = (W_2 / L_2) / (W_1 / L_1)$$

ここで注意すべき点は、(数1)及び(数2)において、 μ 、Cox、Vthの値自体は、画素毎、製品毎、あるいは製造ロット毎にばらつくのが普通であるが、(数4)はこれらのパラメータを含まないので、Idr v / Iwの値はこれらのばらつきに依存しないということである。仮に $W_1 = W_2$ 、 $L_1 = L_2$ と設計すれば、 $Idr v / Iw = 1$ 、すなわちIwとIdr vが同一の値となり、EL素子15に流れる駆動電流Iddは、T40 TFTの特性ばらつきによらず、正確に信号電流Iwと同一になるので、結果としてEL素子15の発光輝度を正確に制御できる。

【0119】以上のように、変換用TFT11aのVth1と駆動用TFT11bのVth2は基本的に同一である為、両TFTにおける共通電位が存在するゲートに対してカットオフレベルの信号電圧が印加されると、TFT11a及びTFT11bは共に非導通状態になるはずである。ところが、実際には画素内でもパラメータのばらつき等の要因により、Vth1よりもVth2が低くなってしまうことがある。この時、駆動用TFT11

(13)

23

bにはサブスレッショルドレベルのリーク電流が流れる為、EL素子15が微発光を呈する。この微発光により画面のコントラストが低下し表示特性が損なわれる。

【0120】本発明では特に、駆動用TFT11bの閾電圧V_{th2}が画素内で対応する変換用TFT11aの閾電圧V_{th1}より低くならないように設定している。例えば、TFT11bのゲート長L2をTFT11aのゲート長L1よりも長くして、これらの薄膜トランジスタのプロセスパラメータが変動しても、V_{th2}がV_{th1}よりも低くならないようにしており、微少な電流リークを抑制することが可能となっている。以上の事項は図5のTFT11aとTFT11dの関係にも適用される。

【0121】図8に示すように、本発明の駆動回路は、信号電流が流れる変換用TFT11a、EL素子15等からなる発光素子に流れる駆動電流を制御する駆動用TFT11bの他、第1の走査線scan A (SA) の制御によって画素回路とデータ線dataとを接続もしくは遮断する取込用TFT11c、第2の走査線scan B (SB) の制御によって書き込み期間中にTFT11aのゲートードレインを短絡するスイッチ用TFT11d、TFT11aのゲートーソース間電圧を書き込み終了後も保持するためのキャパシタ19および発光素子としてのEL素子15等から構成される。このように、ゲート信号線は各画素2本であることから、前述した図5、図10、図11等に基づく本発明の明細書全体の構成、機能、動作等を適用することができる。

【0122】図8でTFT11cはNチャンネルMOS (NMOS)、その他のトランジスタはPチャンネルMOS (PMOS)で構成しているが、これは一例であつて、必ずしもこの通りである必要はない。キャパシタ19は、その一方の端子をTFT11aのゲートに接続され、他方の端子はVdd (電源電位) に接続されているが、Vddに限らず任意の一定電位でも良い。EL素子15のカソード (陰極) は接地電位に接続されている。したがって、以上の事項は図5等にも適用されることはずまでもない。

【0123】図8の構成は、走査線scan A及びscan Bを順次選択する走査線駆動回路と、輝度情報に応じた電流レベルを有する信号電流Iwを生成して逐次データ線dataに供給する電流源CSを含むデータ線駆動回路と、各走査線scan A、scan B及び各データ線dataの交差部に配されて、駆動電流の供給を受けて発光する電流駆動型のEL素子15を含む複数の画素とを備えている。

【0124】特徴事項として、図8に示した画素構成は、当該走査線scan Aが選択された時、当該データ線dataから信号電流Iwを取り込む受入部と、取り込んだ信号電流Iwの電流レベルを一旦電圧レベルに変換して保持する変換部と、保持された電圧レベルに応じ

24

た電流レベルを有する駆動電流を当該発光素子OLEDに流す駆動部とからなる。具体的には、前記受入部は取込用TFT11cから構成されている。

【0125】前記変換部は、ゲート、ソース、ドレイン及びチャネルを備えた変換用TFT11aと、そのゲートに接続したキャパシタとを含んでいる。変換用TFT11a、受入部によって取り込まれた信号電流Iwをチャネルに流して変換された電圧レベルをゲートに発生させ、キャパシタ19に生じた電圧レベルを保持する。

【0126】更に前記変換部は、変換用TFT11aドレインとゲートとの間に挿入されたスイッチング用TFT11dを含んでいる。スイッチング用TFT11dは、信号電流Iwの電流レベルを電圧レベルに変換する時に導通し、変換用TFT11aのドレインとゲートを電気的に接続してソースを基準とする電圧レベルをTFT11aのゲートに生ぜしめる。又、スイッチング用TFT11dは、電圧レベルをキャパシタ19に保持する時に遮断され、変換用TFT11aのゲート及びこれに接続したキャパシタ19を変換用TFT11aのドレンから切り離す。

【0127】また、前記駆動部は、ゲート、ドレイン、ソース及びチャネルを備えた駆動用TFT11bを含んでいる。駆動用TFT11bは、キャパシタ19に保持された電圧レベルをゲートに受け入れ、それに応じた電流レベルを有する駆動電流をチャネルを介してEL素子15に流す。変換用TFT11aのゲートと駆動用TFT11bのゲートとが直接接続されてカレントミラー回路を構成し、信号電流Iwの電流レベルと駆動電流の電流レベルとが比例関係となるようしている。

【0128】駆動用TFT11bは飽和領域で動作し、そのゲートに印加された電圧レベルと閾電圧との差に応じた駆動電流をEL素子15に流す。

【0129】駆動用TFT11bは、その閾電圧が画素内で対応する変換用TFT11aの閾電圧より低くならないように設定されている。具体的には、駆動用TFT11bは、そのゲート長が変換用TFT11aのゲート長より短くならないように設定されている。あるいは、駆動用TFT11bは、そのゲート絶縁膜が画素内で対応する変換用TFT11aのゲート絶縁膜より薄くならないように設定されても良い。

【0130】また、駆動用TFT11bは、そのチャネルに注入される不純物濃度を調整して、閾電圧が画素内で対応する変換用TFT11aの閾電圧より低くならないように設定されてもよい。仮に、変換用TFT11aと駆動用TFT11bの閾電圧が同一となるように設定した場合、共通接続された両薄膜トランジスタのゲートにカットオフレベルの信号電圧が印加されると、変換用TFT11a及び駆動用TFT11bは両方共オフ状態になるはずである。ところが、実際には画素内にも僅かながらプロセスパラメータのばらつきがあり、変換用T

(14)

25

F T 1 1 a の閾電圧より駆動用T F T 1 1 b の閾電圧が低くなる場合がある。

【0 1 3 1】この時には、カットオフレベル以下の信号電圧でもサブスレッショルドレベルの微弱電流が駆動用T F T 1 1 b に流れる為、E L素子1 5は微発光し画面のコントラスト低下が現れる。そこで、駆動用T F T 1 1 b のゲート長を変換用T F T 1 1 a のゲート長よりも長くしている。これにより、薄膜トランジスタのプロセスパラメータが画素内で変動しても、駆動用T F T 1 1 b の閾電圧が変換用T F T 1 1 a の閾電圧よりも低くならない。

【0 1 3 2】ゲート長Lが比較的短い短チャネル効果領域Aでは、ゲート長Lの増加に伴いT F Tの閾値V t hが上昇する。一方、ゲート長Lが比較的大きな抑制領域Bではゲート長Lに関わらずT F Tの閾値V t hはほぼ一定である。この特性を利用して、駆動用T F T 1 1 b のゲート長を変換用T F T 1 1 a のゲート長よりも長くしている。例えば、変換用T F T 1 1 a のゲート長が7 μ mの場合、駆動用T F T 1 1 b のゲート長を10 μ m程度にする。

【0 1 3 3】変換用T F T 1 1 a のゲート長が短チャネル効果領域Aに属する一方、駆動用T F T 1 1 b のゲート長が抑制領域Bに属するようにしても良い。これにより、駆動用T F T 1 1 b における短チャネル効果を抑制することができるとともに、プロセスパラメータの変動による閾電圧低減を抑制することが可能となる。

【0 1 3 4】以上により、駆動用T F T 1 1 b に流れるサブスレッショルドレベルのリーク電流を抑制してE L素子1 5の微発光を抑え、コントラスト改善に寄与可能である。

【0 1 3 5】図8に示した画素回路の駆動方法を簡潔に説明する。先ず、書き込み時には第1の走査線s c a n A、第2の走査線s c a n Bを選択状態とする。両走査線が選択された状態でデータ線d a t a に電流源C Sを接続することにより、変換用T F T 1 1 a に輝度情報に応じた信号電流I wが流れる。電流源C Sは輝度情報に応じて制御される可変電流源である。このとき、変換用T F T 1 1 a のゲートードレイン間はT F T 1 1 d によって電気的に短絡されているので(数3)が成立し、変換用T F T 1 1 a は飽和領域で動作する。従って、そのゲートソース間には(数1)で与えられる電圧V g sが生ずる。

【0 1 3 6】次に、s c a n A、s c a n Bを非選択状態とする。詳しく述べると、まずs c a n Bを低レベルとしてT F T 1 1 d をo f f 状態とする。これによって電圧V g sがキャパシタ1 9によって保持される。次にs c a n Aを高レベルにしてo f f 状態とすることにより、画素回路とデータ線d a t a とが電気的に遮断されるので、その後はデータ線d a t a を介して別の画素への書き込みを行うことができる。ここで、電流源C Sが

26

信号電流の電流レベルとして出力するデータは、s c a n Bが非選択となる時点では有効である必要があるが、その後は任意のレベル(例えば次の画素の書き込みデータ)とされて良い。

【0 1 3 7】駆動用T F T 1 1 b は変換用T F T 1 1 aとゲート及びソースが共通接続されており、かつ共に小さな画素内部に近接して形成されているので、駆動用T F T 1 1 b が飽和領域で動作していれば、駆動用T F T 1 1 b を流れる電流は(数2)で与えられ、これがすなわちE L素子1 5に流れる駆動電流I d d となる。駆動用T F T 1 1 b を飽和領域で動作させるには、E L素子1 5での電圧降下を考慮してもなお(数3)が成立するよう、十分な電源電位をアノード電圧V d d に与えれば良い。

【0 1 3 8】なお、図5(b)等と同様に、インピーダンスを増大させること等を目的として、図9に図示するように、T F T 1 1 e、1 1 f を付加しても良く、これによりより良好な電流駆動を実現できる。他の事項は図5で説明しているので省略する。

【0 1 3 9】このようにして作製した図5、図8等で説明したE L表示素子に直流電圧を印加し、10 mA/cm²の一定電流密度でE L表示素子を連続駆動させた。E L構造体においては、7.0 V、200 cd/cm²の緑色(発光極大波長λmax = 460 nm)の発光が確認できた。青色発光部では、輝度100 cd/cm²で、色座標がx = 0.129, y = 0.105、緑色発光部では、輝度200 cd/cm²で、色座標がx = 0.340, y = 0.625、赤色発光部では、輝度100 cd/cm²で、色座標がx = 0.649, y = 0.338の発光色が得られた。

【0 1 4 0】(実施の形態4)以下、図5、図8、図9等を用いた表示装置、表示モジュール、情報表示装置およびその駆動回路と駆動方法等について説明をする。

【0 1 4 1】フルカラー有機E Lパネルでは、開口率の向上が重要な開発課題になる。開口率を高めると光の利用効率が上がり、高輝度化や長寿命化につながるためである。開口率を高めるためには、有機E L層からの光を遮るT F Tの面積を小さくすればよい。低温多結晶S i-T F Tはアモルファスシリコンと比較して10~100倍の性能を持ち、その上、電流の供給能力が高いため、T F Tのサイズを非常に小さくできる。したがって、有機E Lパネルでは、画素トランジスタ、周辺駆動回路を低温ポリシリコン技術で作製することが好ましい。もちろん、アモルファスシリコン技術で形成してもよいが画素開口率はかなり小さくなってしまう。

【0 1 4 2】ゲートドライバ1 2あるいはソースドライバ1 4等の駆動回路をアレイ基板4 9上に形成することにより、電流駆動の有機E Lパネルで特に問題になる抵抗を下げることができる。T C Pの接続抵抗がなくなるうえに、T C P接続の場合に比べて電極からの引き出し

(15)

27

線が2～3mm短くなり配線抵抗が小さくなるからである。さらに、TCP接続のための工程がなくなる、材料コストが下がるという利点もある。

【0143】次に、本発明のEL表示パネルあるいはEL表示装置について説明をする。図10はEL表示装置の回路を中心とした説明図である。画素16がマトリックス状に配置または形成されている。各画素16には各画素の電流プログラムを行う電流を出力するソースドライバ14が接続されている。ソースドライバ14の出力段には映像信号のビット数に対応したカレントミラー回路が形成されている。例えば、64階調であれば、63個のカレントミラー回路が各ソース信号線ごとに形成され、これらのカレントミラー回路の個数を選択することにより所望の電流をソース信号線18に印加できるように構成されている。なお、カレントミラー回路の最小出力電流は2nA以上10nA以下にしている。また、ソース信号線18の電荷を強制的に放出または充電するプリチャージあるいはディスチャージ回路を内蔵する。

【0144】有機EL素子には大きな温度依存性特性(温特)があることが知られている。この温特による発光輝度変化を調整するため、カレントミラー回路に出力電流を変化させるサーミスタあるいはポジスタ等の非直線素子を付加し、温特による変化を前記サーミスタ等で調整することによりアナログ的に基準電流を作成する。この場合は、選択するEL材料で一義的に決定されるから、ソフト制御するマイコン等を必要としない場合が多い。つまり、液晶材料により、一定のシフト量等に固定しておいてもよいということである。重要なのは発光色材料により温特が異なっている点であり、発光色ごとに最適な温特補償を行う必要がある点である。

【0145】また、温特補償はマイコンで行ってもよい。温度センサでEL表示パネルの温度を測定し、測定した温度によりマイコン(図示せず)等で変化させる。また、切り替え時に基準電流などをマイコン制御等により自動的に切り替えてもよいし、特定のメニューを表示できるように制御してもよい。また、マウス等を用いて切り替えたり、EL表示装置の表示画面をタッチパネルにし、かつメニューを表示して特定箇所を押されることにより切り替えできるように構成してもよい。

【0146】本発明において、ソースドライバは半導体シリコンチップで形成され、ガラスオンチップ(COG)技術でアレイ基板49のソース信号線18の端子と接続されている。ソース信号線18等の信号線の配線はクロム、アルミニウム、銀等の金属配線が用いられる。これは細い配線幅で低抵抗の配線が得られるからである。金属配線は画素が反射型の場合は工程が簡略があるので、画素の反射膜を構成する材料で、反射膜と同時に形成することが好ましい。

【0147】本発明はCOG技術に限定されるものではなく、チップオンフィルム(COF)技術に前述のソ

(15)

28

スドライバ14等を積載し、表示パネルの信号線と接続した構成としてもよい。また、ソースドライバ14は電源IC102と別途作製し、3チップ構成としてもよい。

【0148】また、TCPテープを用いてもよい。TCPテープ向けフィルムは、ポリイミド・フィルムと銅(Cu)箔を、接着剤を使わずに熱圧着することができる。また、TCPテープ向けフィルムにはこの他、Cu箔の上に溶解したポリイミドを重ねてキャスト成型する方法と、ポリイミド・フィルム上にスペッタリングで形成した金属膜の上にCuをメッキや蒸着で付ける方法がある。これらのいずれでもよいが、接着剤を使わずにポリイミド・フィルムにCuを付けるTCPテープを用いる方法が最も好ましい。30μm以下のリード・ピッチには、接着剤を使わないCu張り積層板で対応する。接着剤を使わないCu張り積層板のうち、Cu層をメッキや蒸着で形成する方法はCu層の薄型化に適しているため、リード・ピッチの微細化に有利である。

【0149】一方、ゲートドライバ12は低温ポリシリコン技術で、画素のTFTと同一のプロセスで形成されている。これは、ソースドライバ14と比較して内部の構造が容易で、動作周波数も低いためである。したがって、低温ポリシリコン技術でも容易に形成することができ、また、狭額縫化を実現できる。もちろん、ゲートドライバ12をシリコンチップで形成し、COG技術等を用いてアレイ基板49上に実装してもよい。また、画素TFT、ゲートドライバ等は高温ポリシリコン技術で形成してもよく、有機材料で形成(有機TFT)してもよい。

【0150】ゲートドライバ12はゲート信号線17a用のシフトレジスタ22aと、ゲート信号線17b用のシフトレジスタ22bとを内蔵する。各シフトレジスタ22は正相と負相のクロック信号(CLKxP、CLKxN)と、スタートパルス(STx)で制御される。その他、ゲート信号線の出力、非出力を制御するインエーブル(ENABL)信号、シフト方向を上下逆転させるアップダウン(UPDWN)信号を附加することが好ましい。他に、スタートパルスがシフトレジスタにシフトされ、そして出力されていることを確認する出力端子等を設けることが好ましい。なお、シフトレジスタのシフトタイミングはコントロールIC(図示せず)からの信号で制御される。また、外部データのレベルシフトを行うレベルシフト回路と検査回路を内蔵する。

【0151】シフトレジスタ22のバッファ容量は小さいため直接、ゲート信号線17を駆動することができない。そのため、シフトレジスタ22の出力とゲート信号線17を駆動する出力ゲート2.4間には少なくとも2つ以上のインバータ回路23が形成されている。

【0152】ソースドライバ14を低温ポリシリコン等のポリシリコン技術でアレイ基板49上に直接形成する

(16)

29

場合も同様であり、ソース信号線を駆動するトランジスタ等のアナログスイッチのゲートとソースドライバのシフトレジスタ間には複数のインバータ回路が形成される。以下の事項（シフトレジスタの出力と、信号線を駆動する出力段（出力ゲートあるいはトランジスタ等の出力段間に配置されるインバータ回路に関する事項）は、ソースドライバおよびゲートドライバ回路に共通の事項である。例えば、図10ではソースドライバ14の出力が直接、ソース信号線18に接続されているように図示したが、実際には、ソースドライバのシフトレジスタの出力は多段のインバータ回路が接続されて、インバータの出力がトランジスタ等のアナログスイッチのゲートに接続されている。

【0153】インバータ回路23はPチャンネルのMOSトランジスタとNチャンネルのMOSトランジスタから構成される。先にも説明したように、ゲートドライバ12のシフトレジスタ22の出力端にはインバータ回路23が多段に接続されており、その最終出力が出力ゲート24に接続されている。なお、インバータ回路23はPチャンネルのみで構成してもよい。ただし、この場合は、インバータではなく単なるゲート回路として構成してもよい。

【0154】各インバータ回路23を構成するPチャンネルまたはNチャンネルのTFTのチャンネル幅をW、チャンネル長をL（ダブルゲート以上の場合は構成するチャンネルの幅もしくはチャンネル長を加算する）とし、シフトレジスタに近いインバータの次数を1、表示側に近いインバータの次数をN（N段目）とする。

【0155】インバータ回路23の接続段数が多いと接続されているインバータ回路23の特性差が多重（積み重なり）され、シフトレジスタ22から出力ゲート24までの伝達時間に差が生じる（遅延時間ばらつき）。例えば、極端な場合では、図10において出力ゲート24aは $1.0\text{ }\mu\text{sec}$ 後（シフトレジスタからパルスが出力されてから起算して）にオンしている（出力電圧が切り替わっている）のに、出力ゲート24bは $1.5\text{ }\mu\text{sec}$ 後（シフトレジスタからパルスが出力されてから起算して）にオンしている（出力電圧が切り替わっている）という状態が生じる。

【0156】したがって、シフトレジスタ22と出力ゲート24間に作製するインバータ回路23の数は少ない方がよいが、出力ゲート24を構成するTFTのチャンネルのゲート幅Wは非常に大きい方がよい。また、シフトレジスタ22の出力段のゲート駆動能力は小さいので、シフトレジスタを構成するゲート回路（NAND回路等）で直接、出力ゲート24を駆動することは不可能である。そのため、インバータを多段接続する必要があるが、例えば、図10のインバータ回路23dのW4/L4（Pチャンネルのチャンネル幅/Pチャンネルのチャンネル長）の大きさと、インバータ回路23cのW3

(16)

30

/L3のサイズ比が大きいと遅延時間が長くなり、また、インバータの特性がばらつきをも大きくする。

【0157】図11に遅延時間ばらつき（点線）と遅延時間比（実線）の関係を示す。横軸は $(W_{n-1}/L_{n-1}) / (W_n/L_n)$ で示す。例えば、図10でインバータ回路23dとインバータ回路23cのLが同一で $2W_3=W_4$ であれば $(W_3/L_3) / (W_4/L_4) = 0.5$ である。図11のグラフにおいて遅延時間比は $(W_{n-1}/L_{n-1}) / (W_n/L_n) = 0.5$ のときを1とし、遅延同様に時間ばらつきも1としている。

【0158】図11では $(W_{n-1}/L_{n-1}) / (W_n/L_n)$ が大きくなるほどインバータ回路23の接続段数が多くなり、遅延時間ばらつきも大きくなることを示している。また、 $(W_{n-1}/L_{n-1}) / (W_n/L_n)$ が小さくなるほどインバータ回路23から次段へのインバータ回路23への遅延時間が長くなることを示している。このグラフから遅延時間比および遅延時間ばらつきを2以内にすることが設計上有利であることがわかる。したがって、次式の条件を満たせればよい。

【0159】 $0.25 \leq (W_{n-1}/L_{n-1}) / (W_n/L_n) \leq 0.75$

また、各インバータ回路23のPチャンネルのW/L比 (W_p/L_p) とnチャンネルのW/L比 (W_s/L_s) とは以下の関係を満たす必要がある。

【0160】

$$0.4 \leq (W_s/L_s) / (W_p/L_p) \leq 0.8$$

さらに、シフトレジスタの出力端から出力ゲート（あるいはトランジスタ等）間に形成するインバータ回路23の段数nは次式を満たすと遅延時間のばらつきも少なく良好である。

【0161】 $3 \leq n \leq 8$

モビリティ μ にも課題がある。nチャンネルトランジスタのモビリティ μ_n が小さいとTGおよびインバータのサイズが大きくなり、消費電力等も大きくなる。また、ドライバの形成面積が大きくなり、そのため、パネルサイズも大きくなってしまう。一方、モビリティ μ_n が大きいとトランジスタの特性劣化を引き起こしやすので、モビリティ μ_n は以下の範囲がよい。

【0162】 $50 \leq \mu_n \leq 150$

また、シフトレジスタ22内のクロック信号のスルーレートは、 $500\text{ V}/\mu\text{sec}$ 以下にする。スルーレートが高いとnチャンネルトランジスタの劣化が激しくなるからである。

【0163】なお、図10でシフトレジスタの出力にはインバータ回路23を多段に接続するとしたが、NAND回路でもよい。NAND回路でもインバータを構成することができるからである。つまり、インバータ回路23の接続段数とはゲートの接続段数と考えればよい。この場合も今まで説明したW/L比等の関係が適用される。

(17)

31

【0164】図5で図示した構成ではEL素子15のカソードはVs1電位に接続されている。しかし、各色を構成する有機ELの駆動電圧が異なるという問題がある。例えば、単位平方センチメートルあたり0.01Aの電流を流した場合、青(B)ではEL素子の端子電圧は5Vであるが、緑(G)および赤(R)では9Vである。つまり、端子電圧が、B、GとRで異なる。したがって、B、GとRでは保持するTFT11c、11dのソースードレイン電圧(SD電圧)が異なり、各色でトランジスタのソースードレイン電圧(SD電圧)間のオフリーク電流も異なることになる。オフリーク電流が発生し、かつオフリーク特性が各色で異なると、色バランスのずれた状態でフリッカが発生する、発光色に相関してガンマ特性がずれるという複雑な表示状態となる。

【0165】この課題に対応するため、本発明では図1に図示するように、少なくともR、G、B色のうち、1つのカソード電極の電位を他色のカソード電極の電位と異ならせるように構成している。具体的には図1では、Bをカソード電極53aとし、GとRをカソード電極53bとしている。

【0166】カソード電極53aは、各色の有機ELを塗り分けたメタルマスク技術を用いて形成する。メタルマスクを用いるのは、有機ELが水に弱くエッチング等を行うことができないからである。メタルマスク(図示せず)を用いて、カソード電極53aを蒸着し、同時にコンタクトホール52aで接続する。コンタクトホール52aによりBカソード配線51aと電気的接続を取ることができる。

【0167】カソード電極53bも同様に、各色の有機ELを塗り分けたメタルマスク技術を用いて形成する。メタルマスク(図示せず)を用いて、カソード電極53bを蒸着し、同時にコンタクトホール52bで接続する。コンタクトホール52bによりRGカソード配線51bと電気的接続を取ることができる。なお、カソード電極のアルミ膜厚は70nm以上200nm以下となるように形成するとよい。

【0168】以上の構成により、カソード電極53aと53bには異なる電圧を印加することができるから、図5のアノード電圧Vddが各色共通であっても、RGBのうち、少なくとも1色のEL素子に印加する電圧を変化させることができる。なお、図1においてR、Gは同一のカソード電極53bとしたがこれに限定されるものではなく、RとGで異なるカソード電極となるように構成してもよい。

【0169】以上のように構成することにより、各色でトランジスタのソースードレイン電圧(SD電圧)間のオフリーク電流の発生、キング現象を防止することができる。したがって、フリッカが発生せず、発光色に相関してガンマ特性がずれるということもなく、良好な画像表示を実現できる。

32

【0170】また、図5のVs1をカソード電圧とし、このカソード電圧を各色で異なるようにするとしたがこれに限定されるものではなく、アノード電圧Vddを各色で異なるように構成してもよい。例えば、R画素のアノード電圧Vddを電圧8Vにし、Gを6V、Bを10Vとする構成でもよい。これらのアノード電圧、カソード電圧は±1Vの範囲で調整できるように構成されることが好ましい。

【0171】パネルサイズが2インチ程度であっても、Vddと接続されるアノードからは100mA近くの電流が出力される。そのため、アノード配線(電流供給線)20の低抵抗化は必須である。この課題に対応するため、本発明では図12で図示するようにアノード配線63を表示領域の上側と下側から供給している(両端給電)。以上のように両端給電することにより画面の上下での輝度傾斜の発生がなくなる。

【0172】発光輝度を高めるためには透明電極48を粗面化するとよい。この構成を図3に示す。まず、透明電極48を形成する箇所にスタンパ技術を用いて微細な凹凸を形成する。画素が反射型の場合は、スパッタリング法で約200nmのアルミニウムの金属薄膜を形成して透明電極48を形成する。透明電極48が有機ELと接する箇所には凸部が設けられ、粗面化される。なお、単純マトリックス型表示パネルの場合は、透明電極48はストライプ状電極とする。また、凸部は凸状だけに限定するものではなく、凹状でもよい。また、凹と凸とを同時に形成してもよい。

【0173】突起の大きさは直径4μm程度、隣接間距離の平均値は10μm、20μm、40μmにして、それぞれ突起の単位面積密度を1000~1200個/mm²、100~120個/mm²、600~800個/mm²として輝度測定を行ったところ、突起の単位面積密度が大きくなるほど発光輝度が強くなることがわかった。したがって、透明電極48上の突起の単位面積密度を変えることで、透明電極の表面状態を変えて発光輝度を調整できることがわかった。検討によれば、突起の単位面積密度を100個/mm²以上800個/mm²以下とすることで良好な結果を得ることができた。

【0174】有機ELは自己発光素子である。この発光による光がスイッチング素子としてのTFTに入射するとホトコンダクタ現象(ホトコン)が発生する。ホトコンとは、光励起によりTFT等のスイッチング素子のオフ時でのリーク(オフリーク)が増える現象を言う。

【0175】この課題に対処するため、本発明では図13に示すようにゲートドライバ12(場合によってはソースドライバ14)の下層、TFT11の下層の遮光膜91を形成している。遮光膜91はクロム等の金属薄膜で形成し、その膜厚は50nm以上150nm以下にする。膜厚が薄いと遮光効果が乏しく、厚いと凹凸が発生して上層のTFT11のパターニングが困難になるから

(18)

33

である。

【0176】遮光膜91上に20nm以上100nm以下の無機材料からなる平滑化膜71aを形成する。この遮光膜91のレイヤーを用いてキャパシタ19の一方の電極を形成してもよい。この場合、平滑化膜71aは極力薄く作りキャパシタの容量値を大きくすることが好ましい。また、遮光膜91をアルミで形成し、陽極酸化技術を用いて酸化シリコン膜を遮光膜91の表面に形成し、この酸化シリコン膜をキャパシタ19の誘電体膜として用いてもよい。平滑化膜71b上にはHA構造の画素電極が形成される。

【0177】ゲートドライバ12等は裏面だけでなく、表面からの光の進入も抑制するべきである。これはホトコンの影響により誤動作するからである。したがって、本発明では、カソード電極が金属膜の場合は、ゲートドライバ12等の表面にもカソード電極を形成し、この電極を遮光膜として用いている。

【0178】しかし、ゲートドライバ12の上にカソード電極を形成すると、このカソード電極からの電界によるドライバの誤動作あるいはカソード電極とドライバ回路の電気的接触が発生する可能性がある。この課題に対処するため、本発明ではゲートドライバ12等の上に少なくとも1層、好ましくは複数層の有機EL膜を画素電極上の有機EL膜形成と同時に形成する。基本的に有機EL膜は絶縁物であるから、ゲートドライバ上に有機EL膜を形成することにより、カソードとゲートドライバ間が隔離される。したがって、前述の課題を解消することができる。

【0179】一方、カソード電極が透明電極の場合は、透明電極のシート抵抗値が問題となる。透明電極は高抵抗であるが、有機ELのカソードには高い電流密度で電流を流す必要がある。したがって、ITO膜の単層でカソード電極を形成すると発熱により加熱状態となり、表示画面に極度の輝度傾斜が発生したりする。

【0180】この課題に対応するため、カソード電極の表面に金属薄膜からなる低抵抗化配線92を形成している。低抵抗化配線92は液晶表示パネルのブラックマトリックス(BM)と同様の構成(クロムまたはアルミ材料で50nm～200nmの膜厚)で、かつ同様の位置(画素電極間、ゲートドライバ12の上等)である。しかし、有機ELではBMを形成する必要はないから機能は全く異なる。なお、低抵抗化配線92は透明電極72の表面に限定するものではなく、裏面(有機EL膜と接する面)に形成してもよい。

【0181】図14は有機ELモジュールの構成図である。プリント基板103にはコントロールIC101と電源IC102が実装されている。プリント基板103とアレイ基板49とはフレキシブル基板104で電気的に接続される。このフレキシブル基板104を介して電源電圧、電流、制御信号、映像データがアレイ基板49

34

のソースドライバ14およびゲートドライバ12に供給される。

【0182】この時間問題となるのは、ゲートドライバ12の制御信号である。ゲートドライバ12には少なくとも5V以上の振幅の制御信号を印加する必要がある。しかし、コントロールIC101の電源電圧は2.5Vあるいは3.3Vであるため、コントロールIC101から直接、ゲートドライバ12に制御信号を印加することができない。

【0183】この課題に対して、本発明は高い電圧で駆動される電源IC102からゲートドライバ12の制御信号を印加する。電源IC102はゲートドライバ12の動作電圧も発生させるので、当然ながらゲートドライバ12に最適な振幅の制御信号を発生させることができる。

【0184】図15ではゲートドライバ12の制御信号はコントロールIC101で発生させ、ソースドライバ14で一旦レベルシフトを行った後、ゲートドライバ12に印加している。ソースドライバ14の駆動電圧は5～8Vであるから、コントロールIC101から出力された3.3V振幅の制御信号を、ゲートドライバ12が受け取れる5V振幅に変換することができる。

【0185】図16、図17は本発明の表示モジュール装置の説明図である。図17はソースドライバ14内に内蔵表示メモリ151を持たせた構成である。内蔵表示メモリ151は8色表示(各色1ビット)、256色表示(RGは3ビット、Bは2ビット)、4096色表示(RGBは各4ビット)の容量を有する。この8色、256色または4096色表示で、かつ静止画の時は、ソースドライバ14内に配置されたドライバコントローラはこの内蔵表示メモリ151の画像データを読み出すので、超低消費電力化を実現できる。もちろん、内蔵表示メモリ151は26万色以上の多色の表示メモリであつてもよい。また、動画の時も内蔵表示メモリ151の画像データを用いてもよい。

【0186】内蔵表示メモリ151の画像データは誤差拡散処理あるいはディザ処理を行った後のデータをメモリしてもよい。誤差拡散処理、ディザ処理等を行うことにより、26万色表示データを4096色等に変換することができ、内蔵表示メモリ151の容量を小さくすることができる。誤差拡散処理等は誤差拡散コントローラ141で行うことができる。

【0187】なお、図16等において14をソースドライバと記載したが、単なるドライバだけでなく、電源IC102、パッファ回路154(シフトレジスタ等の回路を含む)、データ変換回路、ラッチ回路、コマンドデコーダ、シフト回路、アドレス変換回路、内蔵表示メモリ151からの入力を処理してソース信号線に電圧あるいは電流を出力する様々な機能あるいは回路が構成されたものである。これらの事項は、本発明の他の実施例で

(19)

35

も同様である。

【0188】フレームレートはパネルモジュールの消費電力と関係する。つまり、フレームレートを高くすればほぼ比例して消費電力は増大する。携帯電話等は待ち受け時間を長くする等の観点から消費電力の低減を図る必要がある。一方、表示色を多くする（階調数を多くする）ためにはソースドライバ14等の駆動周波数を高くしなければならない。しかし、消費電力の問題から消費電力を増大させることは困難である。

【0189】一般的に、携帯電話等の情報表示装置では、表示色数よりも低消費電力化が優先される。表示色数を増加させる回路の動作周波数が高くなる、あるいはE L素子に印加する電圧（電流）波形の変化が多くなる等の理由から、消費電力が増加する。したがって、あまり表示色数を多くすることはできない。この課題に対して、本発明は画像データを誤差拡散処理あるいはディザ処理を行って画像を表示するものである。

【0190】図18で説明した本発明の携帯電話では図示していないが、筐体の裏側にCCDカメラを備えている。CCDカメラで撮影した画像およびデータは即時に表示パネルの表示画面21に表示できる。CCDカメラの画像データは2.4ビット（1670万色）、18ビット（26万色）、16ビット（6.5万色）、12ビット（4096色）、8ビット（256色）をキー入力で切り替えることができる。

【0191】表示データが12ビット以上の時は、誤差拡散処理を行って表示する。つまり、CCDカメラからの画像データが内蔵表示メモリ151の容量以上の時は、誤差拡散処理等を実施し、表示色数を内蔵表示メモリ151の容量以下となるように画像処理を行う。

【0192】今、ソースドライバ14には4096色（RGB各4ビット）で1画面の内蔵表示メモリ151を具備しているとして説明する。モジュール外部から送られてくる画像データが4096色の場合は、直接ソースドライバ14の内蔵表示メモリ151に格納され、この内蔵表示メモリ151から画像データを読み出し、表示画面21に画像を表示する。

【0193】画像データが26万色（G：6ビット、R、B：5ビットの計16ビット）の場合は、図16および図17に示すように誤差拡散コントローラ141の演算メモリ152に一旦格納され、かつ同時に演算回路153で誤差拡散あるいはディザ処理が行われる。この誤差拡散処理等により16ビットの画像データは内蔵表示メモリ151のビット数である12ビットに変換されてソースドライバ14に転送される。ソースドライバ14はRGB各4ビット（4096色）の画像データを出力し、表示画面21に画像を表示する。

【0194】また、図17の構成において、垂直同期信号VDを用いて（垂直同期信号VDで処理方法を変化させて）、フィールドあるいはフレームごとに誤差拡散処

(19)

36

理あるいはディザ処理方法を変化させてもよい。例えば、ディザ処理では、第1フレームでBaye r型を用い、次の第2フレームではハーフトーン型を用いる。このようにフレームごとにディザ処理を変化させ、切り替えるようにすることにより誤差拡散処理等に伴うドットむらが目立ちにくくなるという効果が発揮される。

【0195】また、第1フレームと第2フレームで誤差拡散処理等の処理係数を変化させてもよい。また、第1フレームで誤差拡散処理をし、第2フレームでディザ処理をし、さらに第3フレームで誤差拡散処理をする等処理を組み合わせても良い。また、乱数発生回路を具備し、乱数の値でフレームごとに処理を実施する処理方法を選択してもよい。

【0196】フレームレート等の情報を伝送されるようフォーマットに記載するようにしておけば、この記載されたデータをデコードあるいは検出することにより、自動でフレームレート等が変更できるようになる。特に、伝送されてくる画像が動画か静止画かを記載しておくこと、さらに動画の場合は、動画の1秒あたりのコマ数を記載しておくことが好ましい。また、伝送パケットに携帯電話の機種番号を記載しておくことが好ましい。なお、本明細書では伝送パケットとして説明するがパケットである必要はない。つまり、送信あるいは発信するデータ中に図21等で説明する情報（表示色数、フレームレート等）が記載されたものであればいずれでもよい。

【0197】図19は本発明の携帯電話等に送られてくる伝送フォーマットである。伝送とは受信するデータと、送信するデータの双方を含む。つまり、携帯電話は受話器からの音声あるいは携帯電話に付属のCCDカメラで撮影した画像を他の携帯電話等に送信する場合もあるからである。したがって、図21等で説明する伝送フォーマット等に関連する事項は送信、受信の双方に適用される。

【0198】本発明の携帯電話等において、データはデジタル化されてパケット形式で伝送される。図19および図20で記載しているように、フレームの中は、フラグ部（F）、アドレス部（A）、コントロール部（C）、情報部（I）、及びフレームチェックシーケンス（FCS）からなる。コントロール部（C）のフォーマットは図20のように情報転送（Iフレーム）、監視（Sフレーム）、及び非番号制（Uフレーム）の3つの形式をとる。

【0199】まず、情報転送形式は情報（データ）を転送する時に使用するコントロールフィールドの形式で、非番号性形式の一部を除けば、情報転送形式がデータフィールドを有する唯一の形式である。この形式によるフレームを情報フレーム（Iフレーム）という。

【0200】また、監視形式は、データリンクの監視制御機能、すなわち情報フレームの受信確認、情報フレームの再送要求等を行うために使用する形式である。この

(20)

37

形式によるフレームを、監視フレーム（Sフレーム）という。

【0201】次に非番号制形式は、その他のデータリング制御機能を遂行するために使用するコントロールフィールドの形式で、この形式によるフレームを非番号制フレーム（Uフレーム）という。

【0202】端末及び網は送受信する情報フレームを送信シーケンス番号（S）と受信シーケンスN（R）で管理する。N（S）、N（R）とも3ビットで構成され、0～7までの8個を循環番号として使い、7の次は0となるモジュラス構成をとっている。したがって、この場合のモジュラスは8、連続送信できるフレーム数は7であり、応答フレームは受信しない。

【0203】データ領域には色数データを示す8ビットのデータとフレームレートを示す8ビットのデータが記載される。これらの例を図21（a）、（b）に示す。また、表示色の色数には静止画と動画の区別を記載しておくことが好ましい。また、携帯電話の機種名、送受信する画像データの内容（人物等の自然画、メニュー画面）等を図19のパケットに記載しておくことが望ましい。データを受け取った機種はデータをデコードし、それが自身（該当機種番号）のデータであると認識したとき、記載された内容によって、表示色、フレームレート等に自動的に変更する。また、記載された内容を表示装置の表示画面21に表示するように構成してもよい。ユーザーは表示画面21の記載内容（表示色、推奨フレームレート）を見て、キー等を操作し、最適な表示状態にマニュアルで変更すればよい。

【0204】なお、一例として、図21（b）では数値の3はフレームレート80Hzと一例をあげて記載しているがこれに限定されるものではなく、40～60Hz等の一定範囲を示すものであってもよい。また、データ領域に携帯電話の機種等を記載しておいてもよい。機種により性能等が異なり、フレームレートを変化させる必要性も発生するからである。また、画像が漫画であるとか、宣伝（CM）であるとかの情報を記載しておくことも好ましい。また、パケットに視聴料金や、パケット長等の情報を記載しておいてもよい。ユーザーが視聴料金を確認して情報を受信するか否かを判断できるからである。また、画像データが誤差拡散処理をされているか否かのデータも記載しておくことが好ましい。

【0205】また、画像処理方法（誤差拡散処理、ディザ処理等の種別、重み付け関数の種類とそのデータ、 gammaの係数等）、機種番号等の情報が伝送されるフォーマットに記載しておけばよい。また、画像データがCCDで撮影されたデータか、JPEGデータか、またその解像度、MPEGデータか、BITMAPデータか等の情報を記載しておくとこれを基に、データをデコードあるいは検出し、自動受信した携帯電話等を最適な状態に変更できるようになる。

38

【0206】もちろん、伝送されてくる画像が動画か静止画かを記載しておくこと、さらに動画の場合は、動画の1秒あたりのコマ数を記載しておくことが好ましい。また、受信端末で推奨する再生コマ数／秒等の情報も記載しておくことが好ましい。

【0207】以上の事項は、伝送パケットが送信の場合でも同様である。また、本明細書では伝送パケットとして説明しているがパケットである必要はない。つまり、送信あるいは発信するデータ中に図21等で説明する情報が記載されたものであればいずれでもよい。

【0208】誤差拡散処理コントローラ141には、誤差処理されて送られてきたデータに対して逆誤差拡散処理を行い、元データに戻してから再度、誤差拡散処理を行う機能を附加することが好ましい。誤差拡散処理の有無は図19のパケットデータに載せておく。また、誤差拡散（ディザ等の方式も含む）の処理方法、形式など逆誤差拡散処理に必要なデータも載せておく。

【0209】逆誤差拡散処理を実施するのは、誤差拡散処理の過程において、ガンマカーブの補正も実現できるからである。データを受けたEL表示装置等のガンマカーブと、送られてきたガンマカーブとが適応しない場合や、送信されてきたデータが誤差拡散等の処理をすでに実施した画像データである場合がある。この事態に対応するために、逆誤差拡散処理を実施し、元データに変換してガンマカーブ補正の影響が出ないようにする。その後、受信したEL表示装置等で誤差拡散処理を行い、受信表示パネルに最適なガンマカーブになり、かつ最適な誤差拡散処理となるように誤差拡散処理等を実施する。

【0210】また、表示色により、フレームレートを切り替えたい場合は、携帯電話等の装置にユーザボタンを配置し、ボタン等を用いて表示色等を切り替えられるようにすればよい。

【0211】図18は情報端末装置の一例としての携帯電話の平面図である。筐体193にアンテナ191、テンキー192等が取り付けられている。194は表示色切り替えキーあるいは電源オンオフ、フレームレート切り替えキーである。

【0212】携帯電話等の内部回路ブロックを図7に示す。回路は主としてアップコンバータ205とダウンコンバータ204のブロック、デュプレクサ201のブロック、LOバッファ203等のブロックから構成される。

【0213】キー194を1度押さると表示色は8色モードに、続いて同一キー194を押さると表示色は256色モード、さらに同一キー194を押さると表示色は4096色モードとなるようにシーケンスを組んでもよい。キーは押さえるごとに表示色モードが変化するトグルスイッチとする。なお、別途表示色に対する変更キーを設けてもよい。この場合、キー194は3つ（以上）となる。

(21)

39

【0214】キー194はプッシュスイッチの他、スライドスイッチ等の他のメカニカルなスイッチでもよく、また、音声認識等により切り替えるものでもよい。例えば、4096色を受話器に音声入力することや、「高品位表示」、「256色モード」あるいは「低表示色モード」と受話器に音声入力することにより表示パネルの表示画面21に表示される色が変化するように構成する。これは現行の音声認識技術を採用することにより容易に実現することができる。

【0215】また、表示色の切り替えは電気的に切り替わるスイッチでもよく、表示パネルの表示画面21に表示させたメニューを触れることにより選択するタッチパネルでも良い。また、スイッチを押さえる回数で切り替える、あるいはクリックボールのように回転あるいは方向により切り替えるように構成してもよい。

【0216】194は表示色切り替えキーとしたが、フレームレートを切り替えるキー等としてもよい。また、動画と静止画とを切り換えるキー等としてもよい。また、動画と静止画とフレームレート等の複数の要件を同時に切り替えててもよい。また、押さえ続けると徐々に(連続的に)フレームレートが変化するように構成してもよい。この場合は発振器を構成するコンデンサC、抵抗Rのうち、抵抗Rを可変抵抗にしたり、電子ポリウムにしたりすることにより実現できる。また、コンデンサはトリマコンデンサとすることにより実現できる。また、半導体チップに複数のコンデンサを形成しておき、1つ以上のコンデンサを選択し、これらを回路的に並列に接続することにより実現してもよい。

【0217】なお、表示色等によりフレームレートを切り替えるという技術的思想は携帯電話に限定されるものではなく、パームトップコンピュータや、ノートパソコン、デスクトップパソコン、携帯時計など表示画面を有する機器に広く適用することができる。また、液晶表示装置に限定されるものではなく、液晶表示パネル、有機ELパネルや、TFTパネル、PLZTパネルや、CRTにも適用することができる。

【0218】本発明の実施例で説明した技術的思想はビデオカメラ、液晶プロジェクター、立体テレビ、プロジェクションテレビ等に適用できる。また、ビューファインダ、携帯電話のモニター、PHS、携帯情報端末およびそのモニター、デジタルカメラおよびそのモニターにも適用できる。また、電子写真システム、ヘッドマウントディスプレイ、直視モニターディスプレイ、ノートパソコン、ソーナルコンピュータ、ビデオカメラ、電子スチールカメラにも適用できる。また、現金自動引き出し機のモニター、公衆電話、テレビ電話、パソコンコンピュータ、液晶腕時計およびその表示装置にも適用できる。さらに、家庭電器機器の液晶表示モニター、ポケットゲーム機器およびそのモニター、表示パネル用バックライト等にも適用あるいは応用展開できることは言うまでもな

い。

【0219】

【発明の効果】以上のように、本発明により、開口率ならびに歩留まりをおとす要因である電流供給線を不要とすることで、開口率を大きくすると共に、層間ショート、層内ショートによる線欠陥の発生を防止し高い歩留まりを得ることができる。その上、製造が容易で、EL構造体の破壊がなく、信頼性が高く、低成本のアクティブマトリックス駆動タイプのEL表示素子を提供できる。

【0220】また、本発明の表示パネル、表示装置等は、高画質、低消費電力、低成本化、高輝度化等のそれぞれの構成に応じて特徴ある効果を發揮する。

【0221】なお、本発明を用いれば、低消費電力の情報表示装置を構成できるので、電力を消費しない。また、小型軽量化できるので、資源を消費しない。したがって、地球環境、宇宙環境に優しいこととなる。

【図面の簡単な説明】

【図1】本発明の表示装置の説明図

【図2】本発明の表示装置の断面図

【図3】本発明の表示装置の断面図

【図4】本発明の表示装置の断面図

【図5】本発明の表示パネルの回路構成図

【図6】本発明の表示パネルの説明図

【図7】本発明の情報表示装置の説明図

【図8】本発明の表示パネルの説明図

【図9】本発明の表示パネルの説明図

【図10】本発明の表示装置の回路構成図

【図11】本発明の表示装置の説明図

【図12】本発明の表示装置の説明図

【図13】本発明の表示装置の断面図

【図14】本発明の表示装置の構成図

【図15】本発明の表示装置の構成図

【図16】本発明の表示装置の説明図

【図17】本発明の表示装置の説明図

【図18】本発明の情報表示装置の平面図

【図19】本発明の表示装置のデータ伝送方法の説明図

【図20】本発明の表示装置のデータ伝送方法の説明図

【図21】本発明の表示装置のデータ伝送方法の説明図

【図22】従来の表示パネルの回路構成図

【符号の説明】

11 TFT

12 ゲートドライバ

14 ソースドライバ

15 EL素子

16 画素

17 ゲート信号線

18 ソース信号線

19 キャパシタ

20 電流供給線

(22)

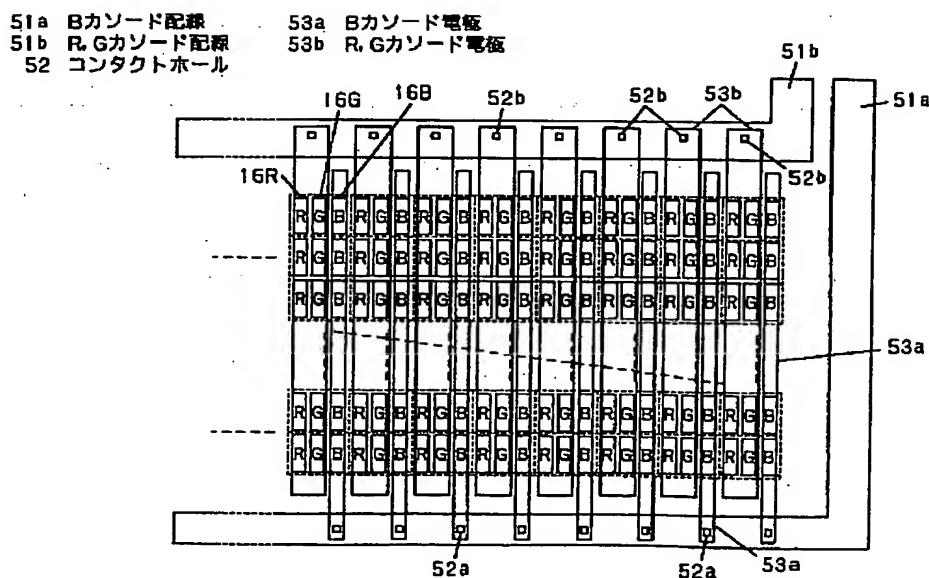
41

2 1 表示画面
 4 1 封止フタ
 4 3 凹部
 4 4 凸部
 4 5 シール剤
 4 6 反射膜
 4 7 有機EL層
 4 8 透明電極
 4 9 アレイ基板
 5 0 $\lambda/4$ 板
 5 1 カソード配線
 5 2 コンタクトホール
 5 3 カソード電極
 5 4 偏光板
 5 5 乾燥剤
 6 1, 6 2 接続端子
 6 3 アノード配線
 7 1 平滑化膜
 7 2 透明電極
 7 3 封止膜
 7 4 円偏光板
 8 1 エッジ保護膜
 9 1 遮光膜

42

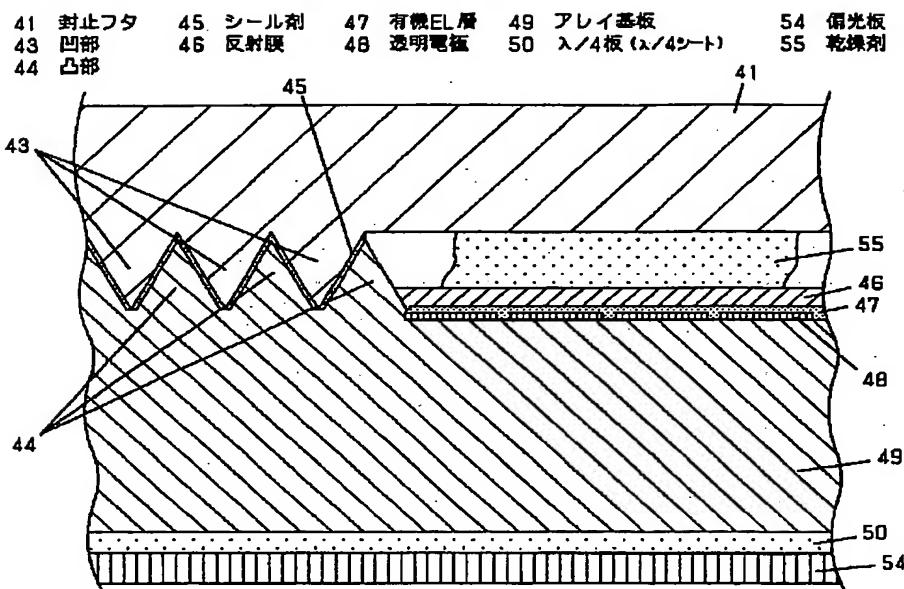
9 2 低抵抗化配線
 1 0 1 コントロールIC
 1 0 2 電源IC
 1 0 3 プリント基板
 1 0 4 フレキシブル基板
 1 0 5 データ信号
 1 4 1 誤差拡散コントローラ
 1 5 1 内蔵表示メモリ
 1 5 2 演算メモリ
 1 5 3 演算回路
 1 5 4 バッファ回路
 1 9 1 アンテナ
 1 9 2 テンキー
 1 9 3 筐体
 1 9 4 キー
 2 0 1 デエブレクサ
 2 0 2 LNA
 2 0 3 LOバッファ
 2 0 4 ダウンコンバータ
 2 0 5 アップコンバータ
 2 0 6 PAプリドライバ
 2 0 7 PA

【図1】



(23)

【図2】



【図21】

(a)

色数

数値	表示色
0	白黒
1	8色
2	256色
3	4096色
4	65K色
5	260K色
6	シルーカラー
7	予約

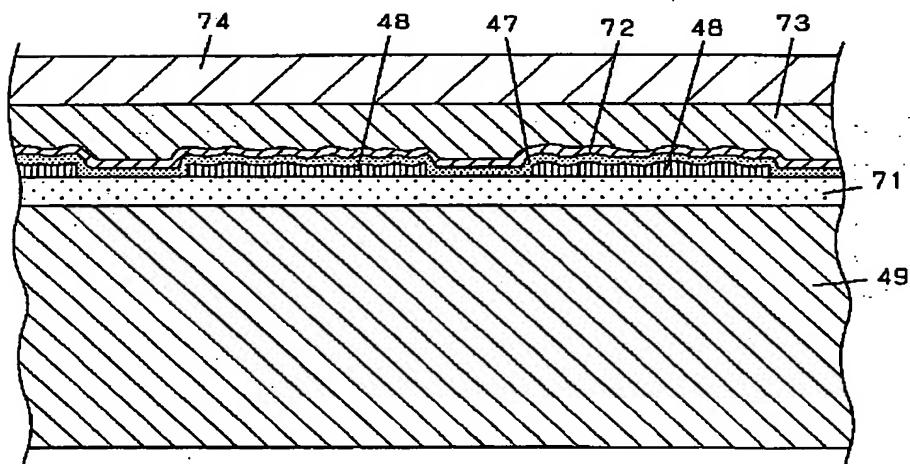
(b)

レート

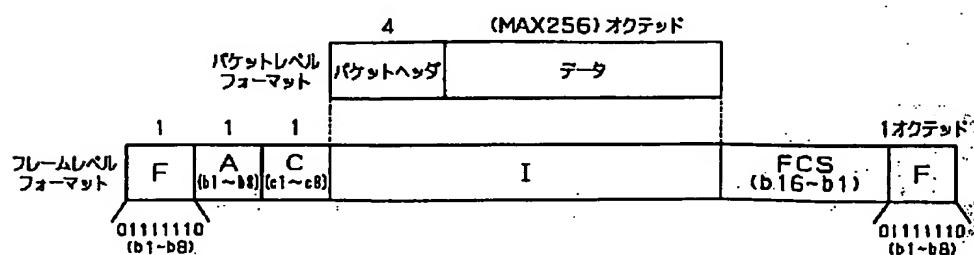
数値	レート
0	20
1	40
2	60
3	80
4	100
5	120
6	160
7	予約

【図3】

71 平滑化膜
72 透明電極
73 封止膜
74 円偏光板



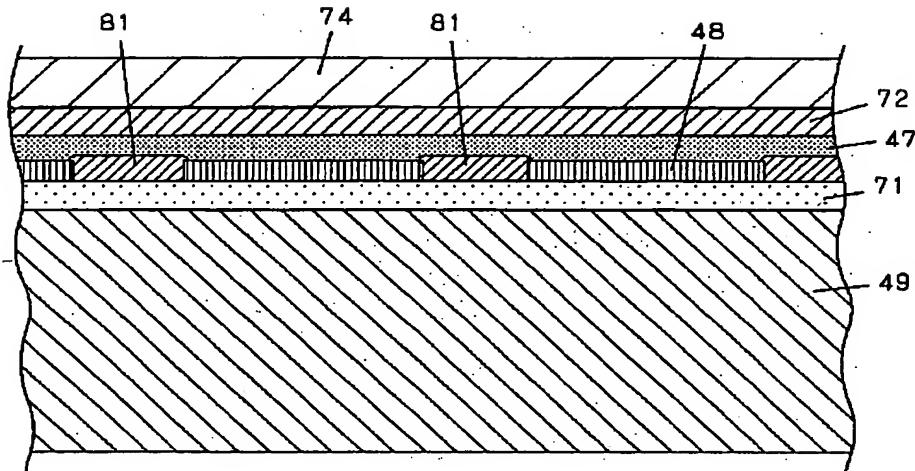
【図19】



(24)

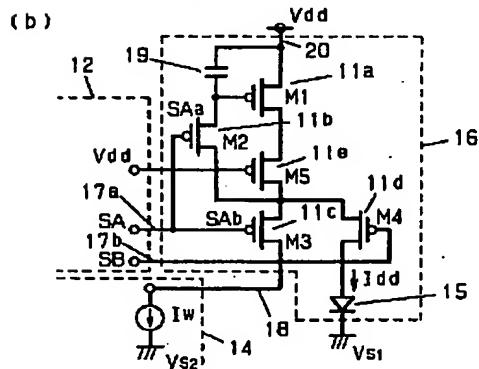
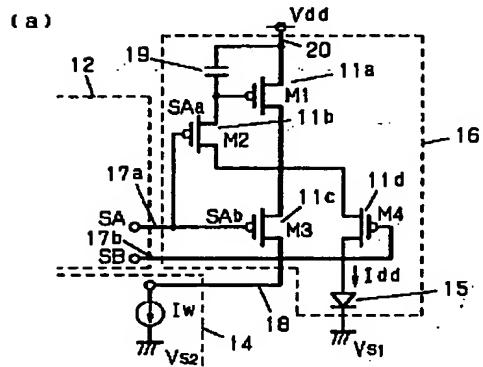
【図4】

B1 エッジ保護膜

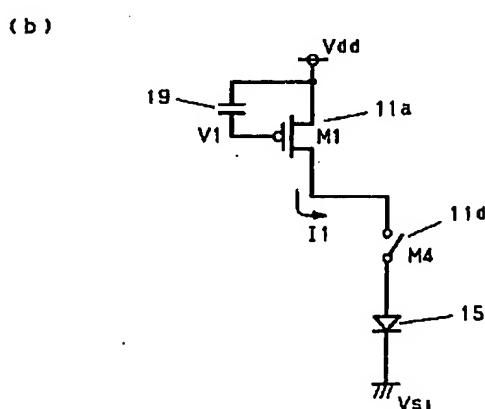
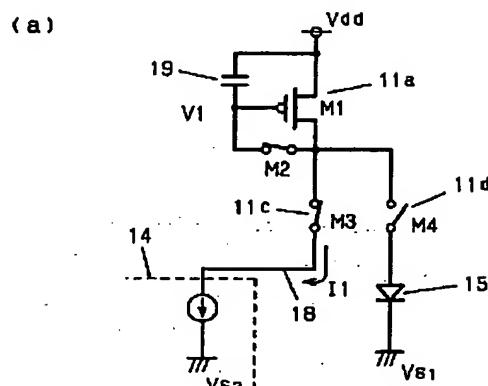


【図5】

11 TFT	17 ゲート信号線
12 ゲートドライバ	18 ソース信号線
14 ソースドライバ	19 キャパシタ
15 EL素子	20 電流供給線
16 固定	



【図6】

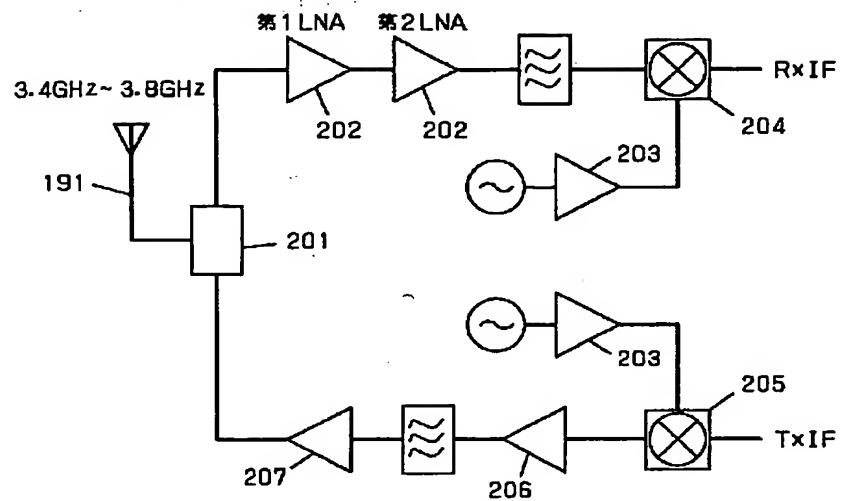


REST AVAILABLE COPY

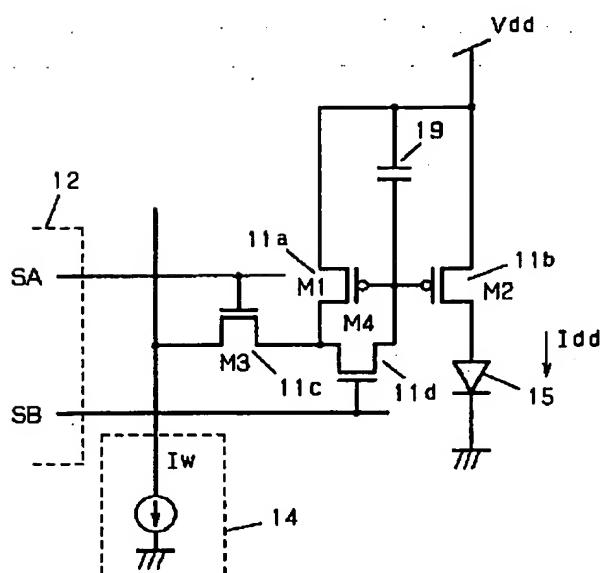
(25)

【図7】

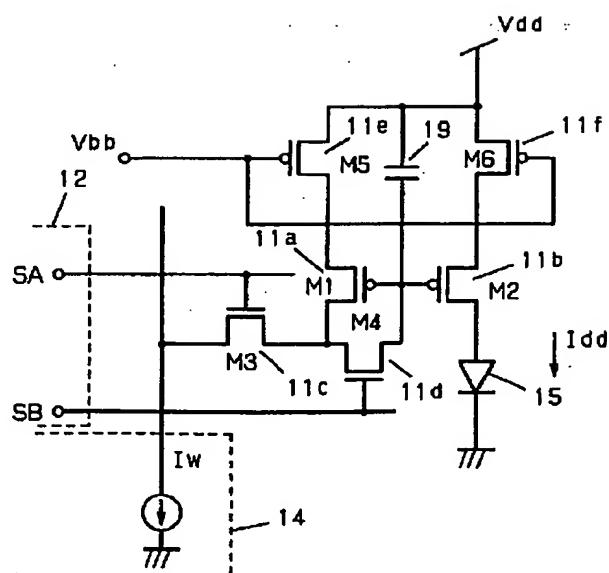
201 デブレクサ	204 ダウンコンバータ	206 PAブリドライバ
202 LNA	205 アップコンバータ	207 PA
203 LOパッファ		



【図8】

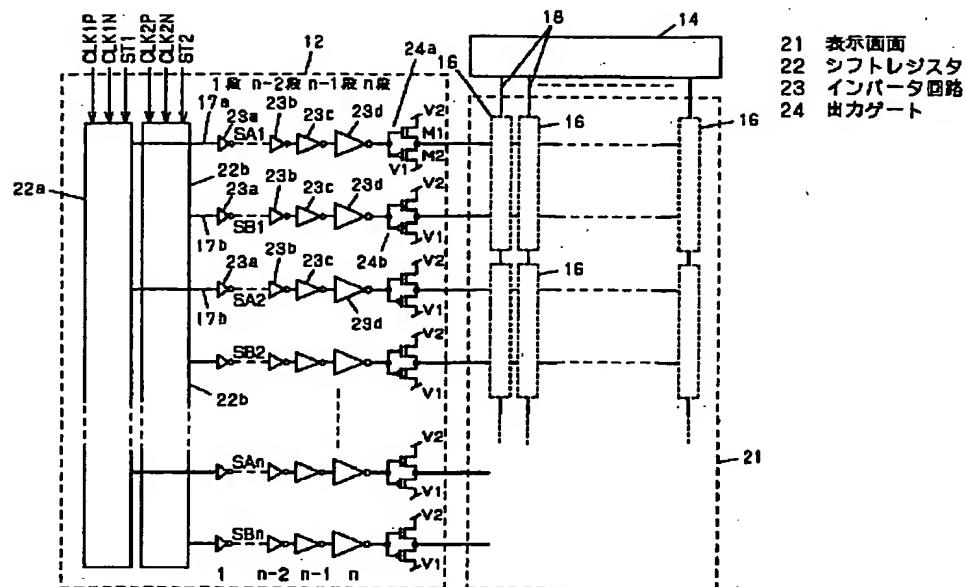


【図9】

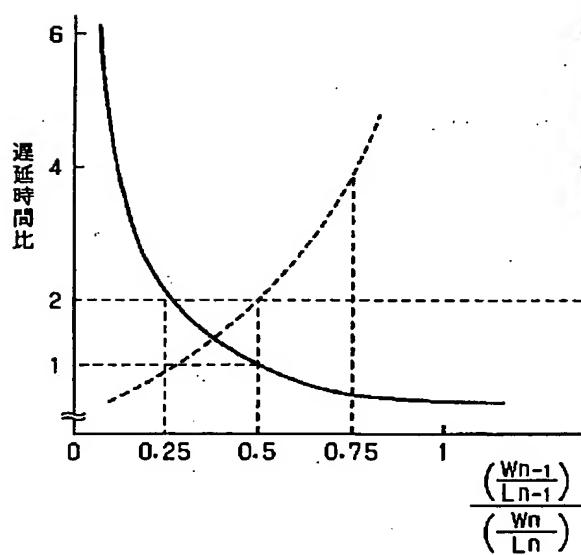


(26)

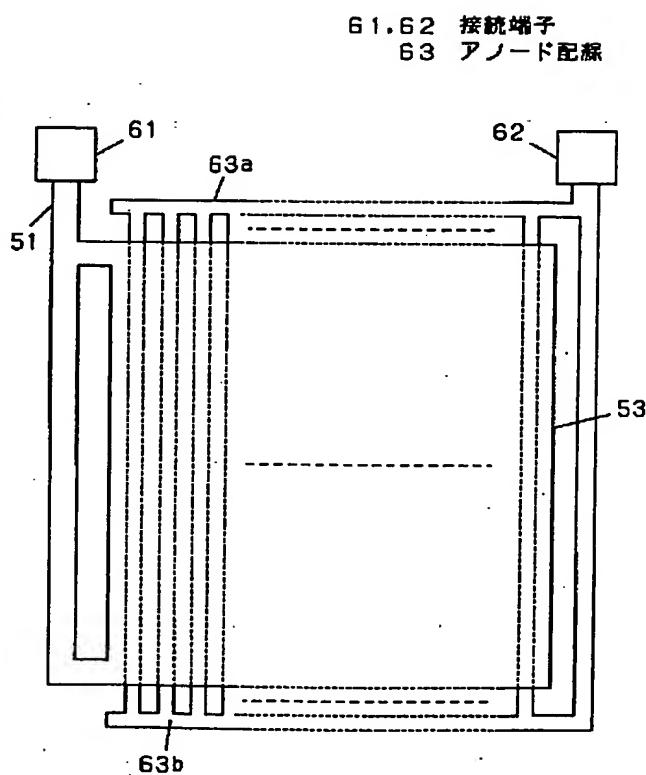
【図10】



【図11】

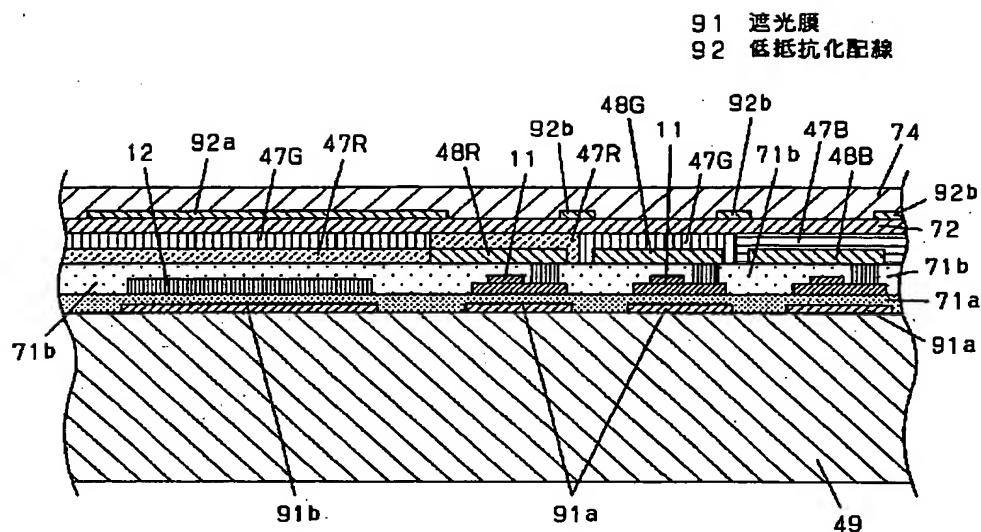


【図12】



(27)

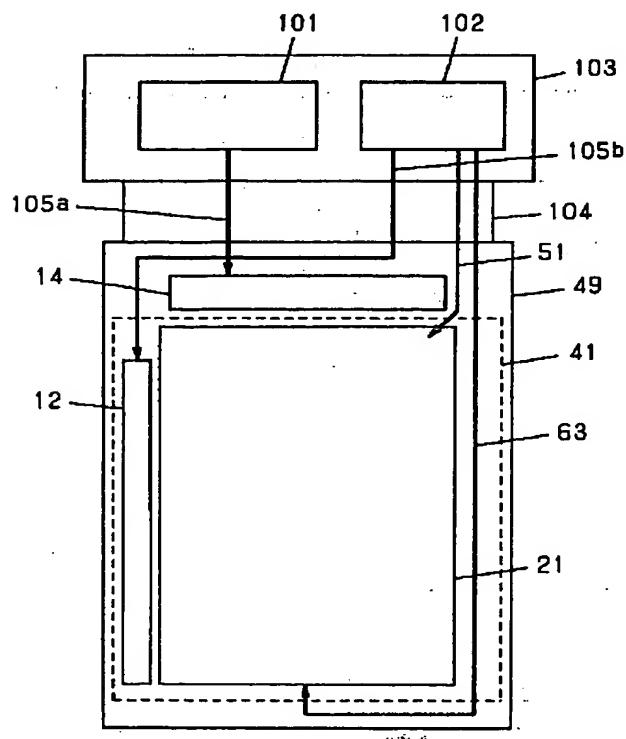
【図13】



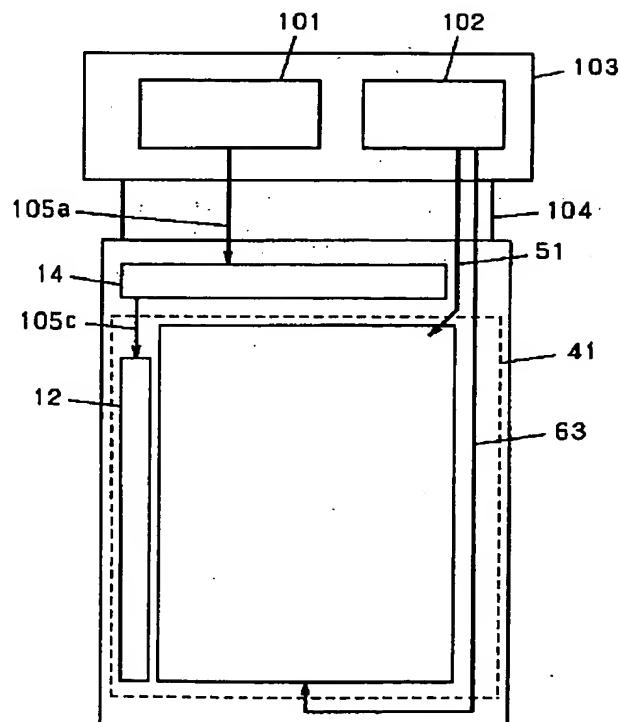
91 遮光膜
92 低抵抗化配線

【図14】

101 コントロールIC
102 電源IC
103 プリント基板

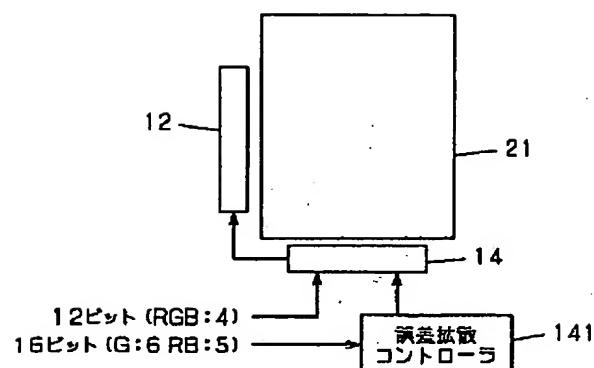


【図15】

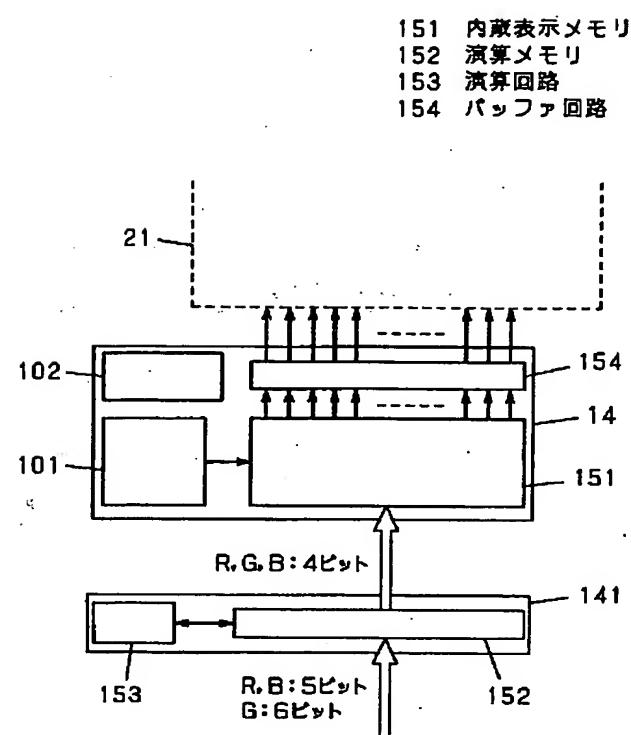


(28)

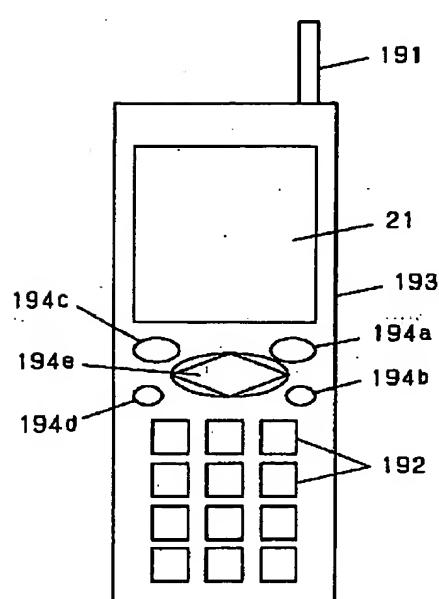
【図16】



【図17】

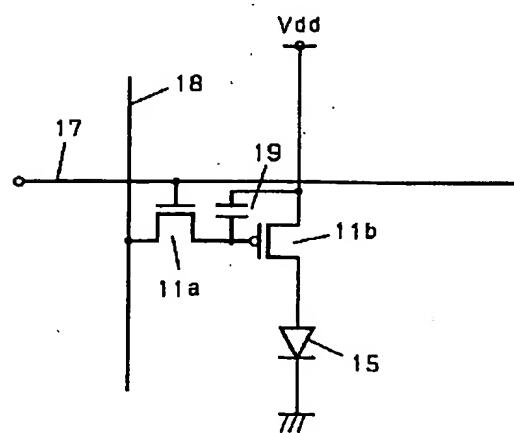


【図20】



形式	ビットシーケンス	b ₈	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁
情報転送形式 Iフレーム	受信順序 番号 N(R)	2^2	2^1	2^0	P	送信順序 番号 N(S)			0
監視形式 Sフレーム	受信順序 番号 N(R)	2^2	2^1	2^0	P/F	監視機能 ビット S	0	1	
非番号制形式 Uフレーム	修飾機能 ビット M	P/F	修飾機能 ビット M	1	1				

【図22】



(29)

フロントページの続き

(51) Int. Cl. 7	識別記号	F I	テーマコード (参考)
G 0 9 G 3/20	6 4 2	G 0 9 G 3/20	6 4 2 D
	3/30		J
H 0 5 B 33/14		H 0 5 B 33/14	A

F ターム(参考) 3K007 AB02 AB11 AB17 AB18 BA06
BB05 BB06 BB07 CB01 DA01
DB03 EA04 EB00 FA01 FA02
GA04
5C080 AA06 BB05 CC03 DD03 DD26
DD27 DD28 FF11 JJ02 JJ03
JJ06
5C094 AA10 AA15 AA22 AA42 AA43
AA44 AA48 BA03 BA12 BA27
CA19 CA24 CA25 DA07 DA09
DA12 DA13 DB01 DB04 EA04
EA05 EA06 EB02 ED11 FA01
FA02 FB01 FB12 FB14 FB15
FB20 GA10 GB10 JA01